



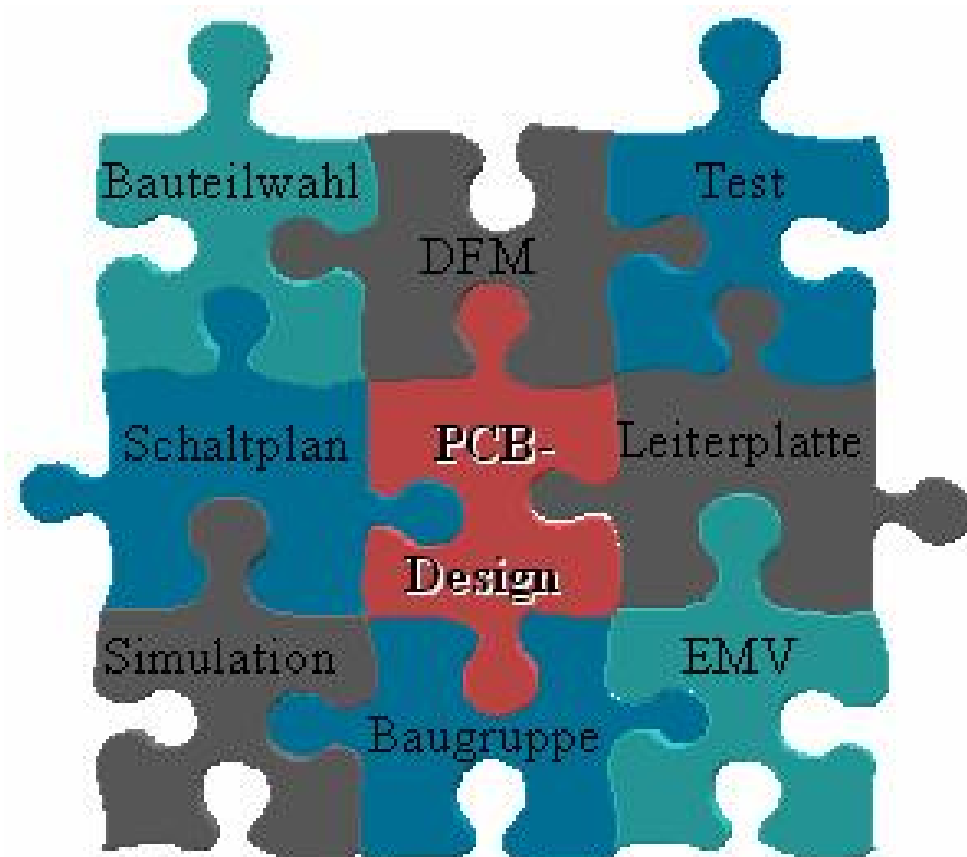
LeiterplattenAkademie

Jennifer D. Vincenz

Seminar

cad1

**Elemente des CAD-Designs
für Leiterplatten**



Wer wird mit dem cad1-Seminar angesprochen?

Das Seminar informiert umfassend über die Grundlagen des CAD-Designs für Leiterplatten. Heute bedeutet CAD-Design deutlich mehr, als lediglich zwei Punkte am Bildschirm miteinander zu verbinden. Der Designer muss umfassende Kenntnisse der Umgebungsbedingungen, der Fertigungstechnologie sowohl von Leiterplatte als auch Baugruppe haben. Angefangen bei der Betrachtung der Umgebungsbedingungen für den Einsatz der Baugruppe werden diese nötigen Kenntnisse für ein erfolgreiches und kosteneffektives Leiterplattendesign vermittelt.

Dazu gehört die Erstellung der Bibliothek ebenso wie Fan-Out-Strategien und High-Speed-Design, das bedingt durch die Miniaturisierung auch im ASIC-Bereich zukünftig zum Standard werden wird. Die Auswirkungen dieser "Technologietreibenden Bausteine" (μ BGA, Flip Chip) auf Produzierbarkeit und Kostenstruktur des Designs und der Baugruppe werden vor dem Hintergrund aktueller Fertigungstechnologien aufgezeigt.

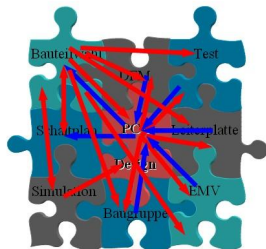
Besonderes Augenmerk wird auf die Dokumentation und den Postprozess gelegt, um Reibungen zwischen Entwicklung und Fertigung zu vermeiden.

Die enge Zusammenarbeit zwischen Schaltungsentwicklung, Mechanik und Leiterplattendesign wird zunehmend wichtiger, daher wendet sich dieses Seminar nicht ausschließlich an Designer, sondern auch an Konstrukteure und Schaltungsentwickler.

Auch für die CAM-Bearbeiter/innen der LP-Hersteller ergibt sich ein Einblick in die Problemstellungen, mit denen die Elektronikentwicklung heute konfrontiert ist und fördert über das bessere Verständnis eine bessere Zusammenarbeit.

Entscheidungsträger in den Bereichen Design, Leiterplatte und Baugruppe finden die Zusammenhänge übersichtlich und strukturiert aufgeführt, um jederzeit ihre Beratungskompetenz zu untermauern.

CAD-Design



© Jeroen D. Vincenz

CAD1

3

Einflussfaktoren

Interdisziplinäre Beziehungen zwischen Design, Leiterplattenproduktion und Baugruppenproduktion

• Einsatzumgebung

- Innenräume
- Feuchträume
- starke Verschmutzung
- Außeneinsatz
- extreme Witterungseinflüsse
- Einsatz in aggressiven Medien
- Vibrationen, Stöße und Schläge



© Jeroen D. Vincenz

CAD1

8

Kommunikation und Information

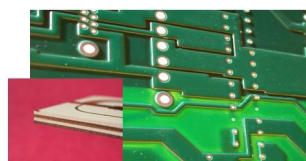
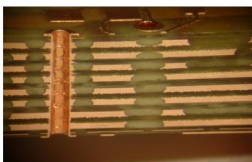
Umgebungsbedingungen

Außer den mechanischen Anforderungen gibt es noch eine Vielzahl weiterer Umgebungsbedingungen, denen das Produkt genügen muss und die bereits im Design ihre Berücksichtigung finden müssen.

• Designmaßnahmen zur Wärmeabfuhr

- Thermolagen, Kühlflächen

Zur Wärmeabfuhr eignen sich dickere Kupferschichten, z.B. 70 µm, 105 µm, 210 µm, 400 µm oder auch spezielle Thermolagen wie Kupfer-Invar-Kupfer



Kühlflächen sind Kupfer-geflutete Bereiche, die außen entweder mit Lötstoplack bedeckt sind oder zur besseren Montage von Kühlkörpern lackfrei gehalten werden.

© Jeroen D. Vincenz

CAD1

11

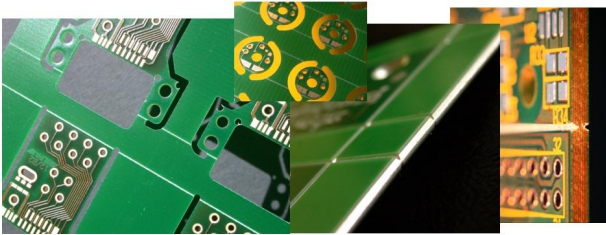
Fertigungstechnologie

Thermo-Design

Eigenwärme und Umgebungswärme.

Maßnahmen zur Wärmekontrolle und Wärmeabfuhr

- Ritzen
 - Ritzen ist nur horizontal und/oder vertikal möglich.
 - Bei nicht rechteckigen Konturen ist nur eine Misch-Bearbeitung aus Ritzen und Fräsen möglich.



© Jenseifer D. Vincenz

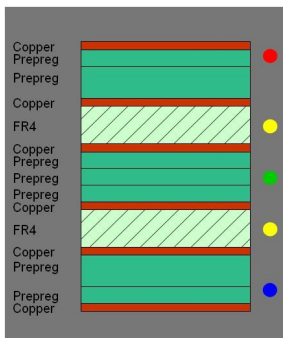
CAD1 150

Fertigungstechnologie

Produktionstechnologie

Allgemeine Produktionsanforderungen. Hintergründe von Designanforderungen und Designregeln im Rahmen der Produktionsmöglichkeiten.

Multilayer-Aufbau



Aufbauregeln für Multilayer 1

Sequentielle Aufbauten vermeiden
teuer, Materialverzug, hohes Risiko

Innenliegende Kerne bevorzugen
Standard, preiswert, wenig Risiko

Bei **unterschiedlich dicken Prepregs**
zur Außenlage das dünnere nach
außen legen
planere Oberfläche für MFT + HDI

Mindestens 2 Prepregs zwischen
zwei Lagen legen
Durchschlagsfestigkeit, Kurzschluss

1 Prepreg nur bei Powerplanes mit
maximal 17µm Basiskupfer
Kapazitive Effekte, MPS

Maximal 3 Prepregs übereinander
stapeln
Materialverzug

© Jenseifer D. Vincenz

CAD1 116

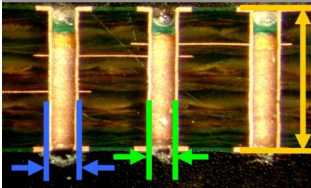
Designstrategie

Multilayer-Aufbau

Leiterplattenklassen. Aufbaustrategien und Aufbauregeln für Multilayer. Strategien für komplexe Multilayersysteme.

Aspect Ratio

Die **CAD-Vorgabe** wird immer
als **Enddurchmesser** verstanden.



Aspect Ratio ist das
Verhältnis des
Bohrwerkzeugdurchmessers
zur
kontaktierbaren Bohrtiefe.

Regel:

Bohrwerkzeugdurchmesser = **CAD-Vorgabe** + 100 µm

© Jenseifer D. Vincenz

CAD1 109

Fertigungstechnologie

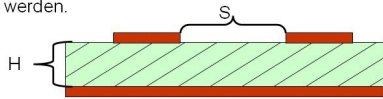
Kontaktierungsstrategien

Bohrklassen. Definition des Aspect Ratio für Buried Vias und Durchkontaktierungen. Grenzbereiche und maximal kontaktierbare Lagenabstände. Zuschläge auf CAD-Vorgaben. Enddurchmesser und DK-Kupfer.

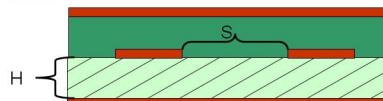
Signalintegrität

– Crosstalk

Um Crosstalk zu minimieren sollte einerseits eine korrespondierende Ground-Plane möglichst dicht unter der Signalebene verlaufen, andererseits sollten die Signale möglichst weit voneinander getrennt verlegt werden.



Daumenregel : $S = 4 \times H$ (Außenlagen)



Daumenregel : $S = 2 \times H$ (Stripline)

© Jenseifer D. Vincenz

CAD1 39

Designstrategie

Signalintegrität

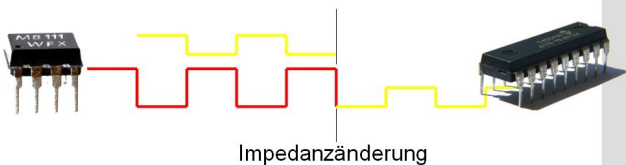
Grundlagen für die Funktion von Leitungen auf Leiterplattenmaterialien.

Signalgeschwindigkeiten auf verschiedenen Basismaterialien. Crosstalk.

High-Speed-Design

– Impedanz

Fehlanpassungen in der Impedanz können auf Grund von Reflexion zu Fehlfunktionen und auch zu erhöhtem Abstrahlverhalten führen.



© Jenseifer D. Vincenz

CAD1 46

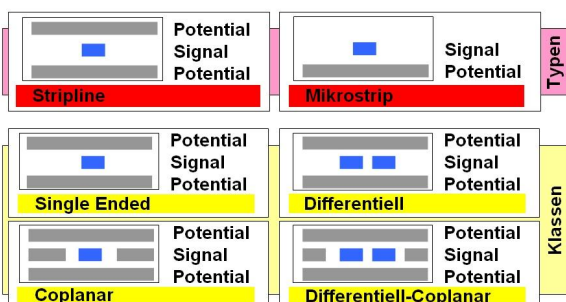
Designstrategie

High-Speed-Design

Schaltfrequenzen. Rise- and Fall-Times. Kritische Leitungslänge. Evaluierung, wann High-Speed-Regeln einzuhalten sind.

High-Speed-Design

– Impedanztypen und Impedanzklassen



© Jenseifer D. Vincenz

CAD1 48

Designregeln

Impedanzen

Single-Ended- und Differentielle Impedanzen.

Berechnungsbeispiele.

Beispiele für den Aufbau impedanzdefinierter Multilayer.

Toleranzen und Fehlerbetrachtung.

- Designmaßnahmen zur EMV-Verbesserung
 - Stromversorgungskonzepte

Ein Multi-Power-System ist in der Lage, größere Ladungsmengen bereitzustellen.

Auslegung als MultiPowerSystem

Ein Teil der Kondensatoren kann eingespart werden, das Risiko von multiplen Resonanzfrequenzen sinkt, die Signalintegrität wird verbessert.

© Jenseifer D. Vincenz CAD1 29

Designstrategie

Multilayersysteme

Aufbau von Multilayersystemen. Lösungsstrategien für Anforderungen aus dem Bereich der Signalintegrität und der EMV. Referenzplanes. Breitbandentkopplung und Multi-Power-Systeme.

- Beispiel Parts

© Jenseifer D. Vincenz CAD1 133

Bibliothek

Bibliotheken

Bibliothekselemente und Aufbau von CAD-Bibliotheken unter Berücksichtigung von Baugruppenproduktion und Lötverfahren.

- Beispiel für Layer-Setup

Aufbau mit Angaben zu Materialien, Dicken und elektrischen Parametern

© Jenseifer D. Vincenz CAD1 101

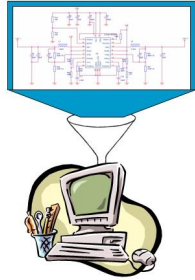
Bibliothek

Layer-Definition

Layerfunktion und Zuordnung im CAD-System. Materialeigenschaften und Materialdatenbanken.

Schaltplanübernahme

- Um das Design erstellen zu können, müssen die Informationen aus dem Schaltplan in das EDA-System übernommen werden.
- Idealerweise ist das Schaltplantooll im PCB-Design-Tool integriert, dies bietet optimale Forward- oder Back-Annotation.
- Eine eingeschränkte Option ist das Einlesen der ASCII-Netzliste.



© Jenaifer D. Vincenz

CAD1 143

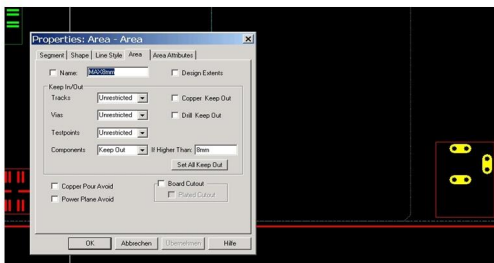
Designstrategie

Schaltplan und Netzlisten

Schaltplanelemente.
Schaltplanübernahme.
Netzlisten.
Constraints.

Platinenkontur

- Zusätzlich zur mechanischen Kontur müssen Restriktionen wie beispielsweise Routing-Outline und Placement-Outline oder Sperrflächen und Höhenbegrenzungen festgelegt werden. Dies geschieht meist über Bereiche ("Areas") mit entsprechenden Attributen.



© Jenaifer D. Vincenz

CAD1 154

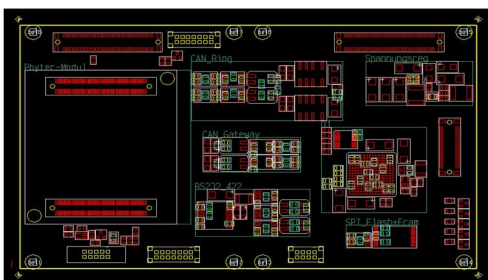
Designstrategie

Mechanik-Definition

Board-Outline und
Montagebohrungen.
Sperrflächen und Bereiche mit
Restriktionen.
Bauhöhenbegrenzungen.

Bauteilplatzierung

- Ein Hilfsmittel können sogenannte "rooms" und/oder "cluster" sein (können bereits im Schaltplan zugewiesen werden), denen die jeweiligen Bauteile zugewiesen werden, z.B. Analogteil und Digitalteil getrennt, Schnittstellen einzeln zusammengefasst.



© Jenaifer D. Vincenz

CAD1 161

Designregeln

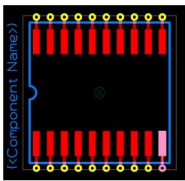
Bauteilplatzierung

Funktionsgruppen.
Raumaufteilung.
Prioritäten bei der Platzierung.

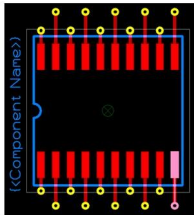
Fan-Out

- Auch die Wahl des Fan-Out beeinflusst die Qualität des Designs und entscheidet gegebenenfalls über die Entflechtbarkeit. Automatisch generierte Fan-Outs (oder Break-Outs) können Wege blockieren.

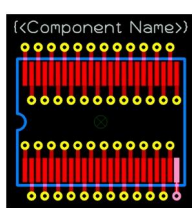
Reihen-Fan-Out linear



Reihen-Fan-Out einseitig versetzt



Reihen-Fan-Out beidseitig versetzt



Designstrategie

Designstrategie

Rasterwahl.

Fan-Out.

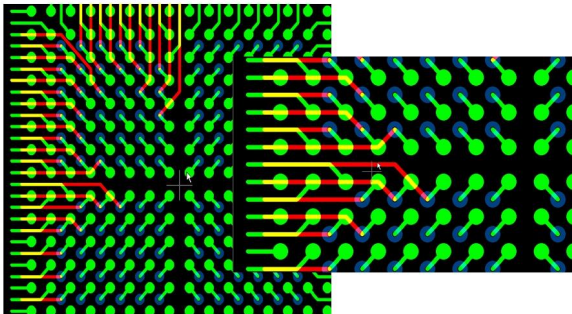
Zweiseitige und vierseitige Bauteile.

© Jenaifer D. Vincenz

CAD1 188

Fan-Out Matrix-Bauteile, Raster > 0.8 mm

- Einteilung in Quadranten schafft vier breitere Routing-Kanäle, in denen drei statt einer Leitung (bzw. 5 statt zwei Leitungen) geroutet werden können.



Designstrategie

Fan-Out Matrix-Bauteile

ViasInPads.

Lagenaufbauten mit Microvias.

Rasterwahl.

Routingkanäle.

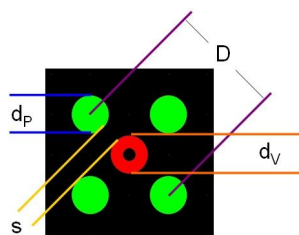
© Jenaifer D. Vincenz

CAD1 198

Fan-Out Matrix-Bauteile

- Berechnung der maximalen Via-Pad-Größe

$$D - d_p - (2 \times s) = d_v$$



D = Diagonalpitch d_p = BGA-PadØ d_v = Via-PadØ
s = Space

Designstrategie

Fan-Out

Berechnung einzusetzender Via-Größen und Leiterbahnbreiten
Evaluierung der benötigten Lagenzahl

© Jenaifer D. Vincenz

CAD1 192

- **Design-Rule-Check**
 - Letzter Schritt des Designs ist der vollständige DRC.

Pflichtprüfungen

- ✓ Alle Netze sind vollständig verbunden.
- ✓ Es gibt keine Kurzschlüsse.
- ✓ Alle Constraints sind eingehalten.
- ✓ Es gibt keine Overlaps (Pins, Bauteile, Areas).
- ✓ Minimum Restring, Minimum Freihaltung um Bohrung eingehalten.
- ✓ Aspect Ratio aller Bohrungen ist eingehalten
- ✓ Alle Lötstellen sind von Lack freigehalten, Leiterbahnen sind mit Lack überdeckt, Lackstege sind min. 100 µm breit.
- ✓ Es gibt keine Texte auf löstoplackfreien Bereichen.
- ✓ Platzierungsvorgaben sind eingehalten

Designregeln

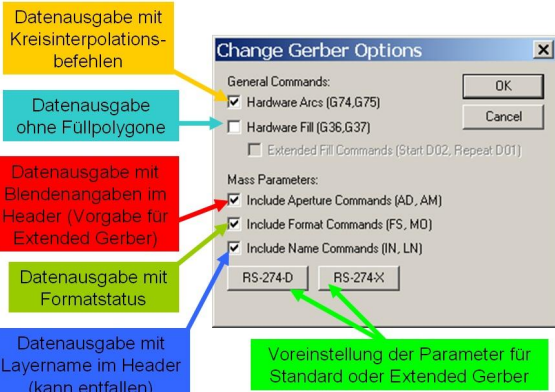
Design-Rule-Check

Pflichtprüfungen.
Optionale Prüfungen.
Einstellmöglichkeiten.
Strategische Aufbau des DRC.

© Jennifer D. Vincenz

CAD1 227

- **Gerberdaten**
 - Beispiel für Einstellung des Extended-Gerber-Formats



Datenausgabe mit Kreisinterpolationsbefehlen

Datenausgabe ohne Füllpolygone

Datenausgabe mit Blendenangaben im Header (Vorgabe für Extended Gerber)

Datenausgabe mit Formatstatus

Datenausgabe mit Layername im Header (kann entfallen)

Voreinstellung der Parameter für Standard oder Extended Gerber

Dokumentation

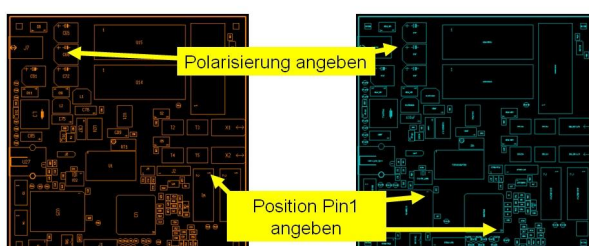
Postprozess

Gerberdatenausgabe.
Einstellparameter für Gerberdaten.
Bohrdatenausgabe.
Einstellparameter für Bohrdaten.
Pick-and-Place-Daten.

© Jennifer D. Vincenz

CAD1 237

- **Bestückungsplan**
 - Der Bestückungsplan ist ein unverzichtbares Kontrollinstrument, auch bei maschineller Bestückung dient er zur Überprüfung der Bestückungsprogramme sowie der Kontrolle der bestückten Baugruppe.



Dokumentation

Dokumentation

Layoutdokumentation.
Lagenaufbaudokumente.
Bestückungspläne.
Änderungsdokumentation.

© Jennifer D. Vincenz

CAD1 251

Ihre Referentin



Jennifer Vincenz ist seit 20 Jahren im CAD-Design tätig. Sie ist seit 1988 bei der ILFA GmbH in Hannover tätig. Zu ihrem Aufgabenbereich zählt neben dem CAD-Design die interne Aus- und Weiterbildung, Dokumentation sowie die technische Kundenberatung.

Sie ist vom IPC zertifizierter CID, CID+ und Instructor, des weiteren FED-Designer und seit 2002 als Referent für den FED tätig und arbeitet aktiv am Schulungskonzept mit.

Mitarbeit an Projekten, wie "Die Leiterplatte 2010" und dazugehörige Fachveröffentlichungen sowie die Übersetzung von Fachartikeln für die Elektronikpraxis und die Tätigkeit als Referentin auf Konferenzen zum Thema Design und Leiterplattentechnologie runden das Bild ab.

Die LeiterplattenAkademie

Die Sicherung des Standortes Deutschland in Europa und der Erhalt der internationalen Wettbewerbsfähigkeit setzt eine systematische und kontinuierliche Qualifikation der Mitarbeiter/innen eines Unternehmens voraus.

Die wirtschaftliche Leistungsfähigkeit einer Industriegesellschaft und ihre technologische Kompetenz am Weltmarkt wird (auch) durch die Qualität ihrer Elektronikprodukte bestimmt.

Das erfordert eine fachlich hochwertige Aus- und Weiterbildung.

Die zentrale Aufgabe der LeiterplattenAkademie ist, das Fachwissen aus den Bereichen der Schaltungsentwicklung, des CAD-Designs, der CAM-Bearbeitung, der Leiterplattentechnologie und der Baugruppenproduktion in Seminaren, Workshops und Tutorials zu vermitteln.

Seminare und Teilnahmegebühren

Das Tagesseminar "cad1" wird als freies Seminar durchgeführt, kann für Konferenzen gebucht werden und steht auch als InHouse-Seminar zur Verfügung.

Freies Seminar

Die Durchführung liegt bei der LeiterplattenAkademie. Die Termine werden via Mailing, eMail, Internet oder Presseveröffentlichungen mitgeteilt. Die Veranstaltungsorte sind in Deutschland, Österreich und der Schweiz. Die Teilnahmegebühr beträgt 520 € zzgl. MwSt. pro Person. Inklusive ausführlicher Seminarunterlagen, Teilnahmezertifikat, Essen und Getränke.

Konferenz-Seminar

Wenn Sie "bgt1" auf Ihrer Konferenz anbieten möchten, dann sprechen Sie bitte unsere Seminarleitung an.

InHouse: Unser Seminar in Ihrem Haus

"cad1" wird auch firmenintern referiert. Sie sparen sowohl Reise- als auch Übernachtungskosten, vor allem jedoch Zeit.

Ab 2.000 € zzgl. MwSt. für 4 Teilnehmer liefern wir Ihnen unsere Referentin "frei Haus". Für jeden weiteren Teilnehmer bis 10 Personen berechnen wir Ihnen 150 € p.P. Weitere Teilnehmer auf Anfrage.

Eine individuelle Themengestaltung mit firmentypischen Schwerpunkten ist selbstverständlich möglich. Bitte stimmen Sie sich mit uns ab: inhouse@leiterplattenakademie.de

Jeder Teilnehmer erhält ausführliche Seminarunterlagen sowie ein Teilnahmezertifikat.

Wir bieten Ihnen 15% Rabatt für InHouse-Seminare in den Monaten Juli und August.



LeiterplattenAkademie

Die LeiterplattenAkademie

Die LA - LeiterplattenAkademie GmbH ist eine Schulungs- und Weiterbildungseinrichtung für die Fachbereiche

Schaltungsentwicklung

CAD-Design

CAM-Bearbeitung

Leiterplattentechnologie

Baugruppenproduktion

Die Akademie versteht sich als Partner für öffentliche Einrichtungen und Unternehmen der Wirtschaft, die in vergleichbaren Feldern engagiert sind.

LA - LeiterplattenAkademie GmbH
Krefelder Straße 18
10555 Berlin

Telefon (030) 34 35 18 99
Telefax (030) 34 35 19 02
eMail info@leiterplattenakademie.de