



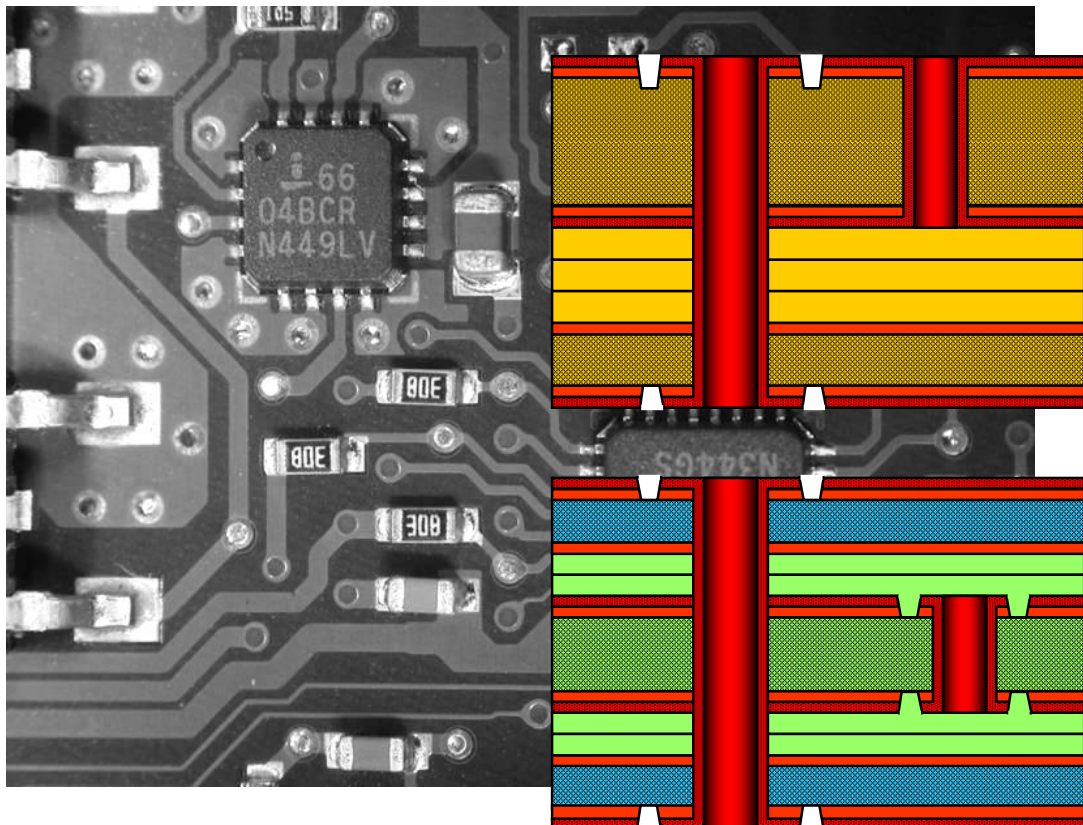
Arnold Wiemers

Seminar

Leiterplatten 2

...*Multilayersysteme*

Erfolgreiche Strategien und praktische Lösungen für den Aufbau von ein- und doppelseitigen Leiterplatten sowie einfachen und komplexen Multilayern bei klassischen und/oder besonderen Anforderungen an elektronische Baugruppen



Wer wird mit dem Seminar "Leiterplatten 2 ...*Multilayersysteme*" angesprochen ?

Ein Multilayer soll vielfache Anforderungen erfüllen. Ergänzend zu den technischen Fähigkeiten müssen auch die physikalischen Gegebenheiten beachtet werden. Der Zeitpunkt der Entscheidung für die ein oder andere Bauvariante verschiebt sich dabei unaufhaltsam nach vorne.

Viele Eigenschaften eines Multilayers müssen bekannt sein, bevor der Schaltplan abgeschlossen wird. Es ist empfehlenswert, den Lagenaufbau sogar noch vor Beginn der ersten Projektphase im Vorfeld der Diskussion über eine neue Gerätegeneration festzulegen. Unter Beachtung der vorgesehenen Bauteilkomponenten ist dies der richtige Zeitpunkt, sicher über die zuverlässige Machbarkeit, die entstehenden Kosten und die Chancen des fertigen Produktes am internationalen Markt entscheiden zu können.

Den **CAD-Designer/innen** müssen die Strategien für einen Lagenaufbau bekannt sein, wenn ein effektives, funktionierendes und kostengünstiges Design für eine Baugruppe gefordert ist.

"**Leiterplatten 2 ...*Multilayersysteme***" erläutert anschaulich die Regeln für die Konstruktion eines Multilayersystems.

Kontaktierungsvarianten werden ebenso vermittelt wie die zulässigen Kombinationen von Basismateriallaminaten, Prepregs und Kupferfolien. Hybridbauten und spezielle Lösungen für die Entwärmung von Baugruppen werden erläutert.

Ein wichtiges Thema ist inzwischen die Logistik für den Datentransfer sowie die Dokumentation von Multilayeraufbauten inklusive der Angabe der Leistungsparameter des Materials und des Aufbaukonzeptes an sich.

Das Seminar ist auch für **CAM-Bearbeiter/innen** der LP-Hersteller von Bedeutung, weil es die Zusammenhänge zwischen CAD und Leiterplatte erläutert. Es fördert damit auch das partnerschaftliche Miteinander auf der Linie "CAD - CAM - Leiterplatte - Baugruppe".

Die übersichtliche Darstellung der Themen ist ebenso interessant für alle **Entscheidungsträger im Bereich Design und Leiterplatte**, deren Aufgabe es ist, das Produkt "Baugruppe" führend und beratend zu begleiten.

Strategische Anforderungen an Leiterplatten

Es müssen etliche Anforderungen bei der Konstruktion einer Leiterplatte für eine High-Speed-Baugruppe.

Impedanz

Signalqualität

EMV

Abschirmung

Powerintegrität

Funktionale Stabilität

Kapazitive Powerplanes

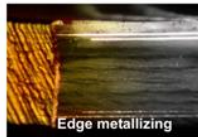
Breitbandige Entkopplung

Entwärmung

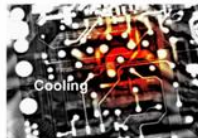
Funktionale Stabilität

Signalintegrität

Funktionale Stabilität



Edge metallizing



Cooling



MI-System

Fertigungsqualitäten

Anforderungen an die Qualität von Leiterplatten als Träger für moderne Baugruppen.

Notwendige Fertigungstechnologien für die Umsetzung technischer Vorgaben in die Mechanik einer Leiterplatte.

Baugruppe ~ 2007



Aufgabe

Zentrale CPU. Ansteuerung der Peripherie. Anpassung an die Gehäusevorgabe. Möglichst leicht. Hohe Zuverlässigkeit. Geringer Energiebedarf.

Laptop Motherboard Baugruppe Fundus ISW
Starrer 4-Lagen-Multilayer.
Montage von Aufsteckkarten.
Material FR4
100µm Leiterbahn + Abstand.
Bestückung automatisch.

Baugruppen

Klassische und spezielle Lösungen für den Einsatz elektronischer Baugruppen in den unterschiedlichsten Anwendungsbereichen.

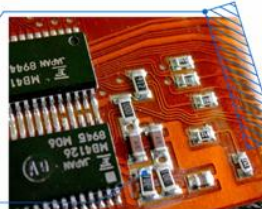
Baugruppen für den industriellen und den kommerziellen Einsatz. Beachtung der Betriebsumgebung.

Flexible Baugruppen : Beispiel

Eine der „alten“ Regeln ist, daß flexible Leiterplatten nicht bestückt werden dürfen, um Brüche in der Leiterbahnführung und das Abscheren von Bauteilen zu verhindern.

Durch die modernen Produktionsverfahren hat sich diese Regel verändert. Es darf dann bestückt werden, wenn das flexible Material an oder in dem Gerät plan liegt und vor allem stabil fixiert ist.

In den gebogenen Abschnitten einer flexiblen Leiterplatte darf weiterhin nicht bestückt werden. Durch die reduzierten Möglichkeiten bei der Strukturierung des Coverlays ist insbesondere auf die Lötflächen der SMD-Komponenten zu achten, damit eine Torsion der Bauteile verhindert wird.



Einfache Konstruktionsregeln

Die Umsetzung historischer Regeln für die Konstruktion elektronischer Baugruppen in die heutige Zeit. Der Einfluß zu starrer Regeln als Hemmnis für die Weiterentwicklung von Baugruppen. Die Grenzbereiche von allgemeinen Designprinzipien.

Montage : THT

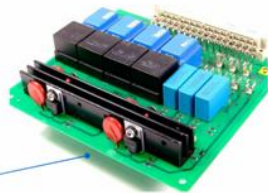
Bedrahtete Bauteile werden eingesetzt, wenn mechanische Stabilität gefordert ist. Das gilt für vielpolige Stecker, die Kräfte aufnehmen müssen, aber auch für Relais oder Trafos, die ein hohes Eigengewicht haben.

Beispiel (THT-Baugruppe ds)

Relaiskarte aus FR4-Material, die mit schweren Bauteilen bestückt ist. Montage der Leistungstransistoren auf einer Metallschiene. Die Schaltung ist doppelseitig ausgelegt, die Bohrungen sind metallisiert.

Beispiel (THT-Baugruppe es)

Schaltung auf einer FR2-Leiterplatte für eine Fahrradbeleuchtung. Die Bohrungen sind NDK, das Leiterbild ist einseitig, die Kontur ist gestanzt.



Leiterplatten 2 ... Multilayersysteme

Klassifizierung von Baugruppen

Eine Übersicht zu den Strategien für die Montage elektronischer Komponenten auf einer Leiterplatte.

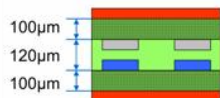
Löten, Bonden und Einpressen als prinzipielle Verfahren.

Wechselwirkungen zwischen den Basismaterialien, den Lagenaufbauten und der Montagetechnik.

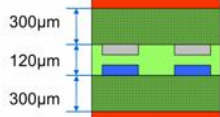
Impedanzmoduln für den Einbau in Multilayersysteme 2

Konfektionierte Moduln vom Typ "Differential Dual Stripline".

Material FR4 Tg135
Epsilon-R 4.3
Prepregs 2 x 1080 SR



Material FR4 Tg135
Epsilon-R 4.3
Prepregs 2 x 1080 SR



Leiterbreite	Leiterabstand	Kupferdicke		
		5µm	17µm	35µm
300µm	100µm	52.4 Ω	49.3 Ω	45.6 Ω
300µm	200µm	55.8 Ω	53.1 Ω	49.9 Ω
200µm	100µm	66.4 Ω	61.8 Ω	56.4 Ω
200µm	200µm	71.9 Ω	67.8 Ω	63.1 Ω
100µm	100µm	92.3 Ω	83.8 Ω	74.6 Ω
100µm	125µm	96.1 Ω	87.9 Ω	79.0 Ω

Leiterbreite	Leiterabstand	Kupferdicke		
		5µm	17µm	35µm
300µm	100µm	74.1 Ω	69.3 Ω	63.8 Ω
300µm	200µm	85.9 Ω	81.2 Ω	76.8 Ω
200µm	100µm	85.7 Ω	79.4 Ω	72.2 Ω
200µm	200µm	101.3 Ω	87.5 Ω	81.3 Ω
100µm	100µm	106.5 Ω	96.7 Ω	86.0 Ω
100µm	125µm	113.4 Ω	103.8 Ω	93.2 Ω

Leiterplatten 2 ... Multilayersysteme

Funktionsmodule

Erforderliche Funktionsbereiche auf einer Leiterplatte aus physikalischer Sicht. Vorzudefinierende Räume innerhalb eines Lagenaufbaus für die diskrete Aufnahme von Signalen (z.B.: Differentielle Impedanzen) oder für den Einbau kapazitiver Stromversorgungssysteme.

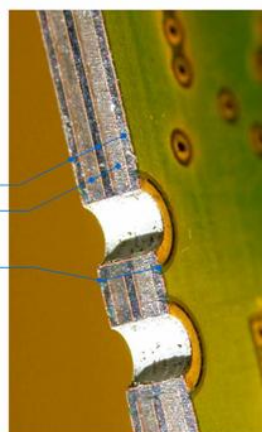
Basismaterial : Grundbegriffe

Für die Fertigung von mehrlagigen Leiterplatten (~ Multilayern) werden Basismaterialien und Kupferfolien mit Prepregs zu einem Verbund verpresst. Dabei übernehmen die Prepregs die Funktion eines Klebers.

Prepregs
FR4-Kerne
(doppelseitig mit
Kupfer kaschiert)
Kupferfolien aussen

Begriffe

Innenlage
~ Innenlagenlaminat
~ Core (= Kern)
~ Multilayer-Innenlage
~ inner layer



Leiterplatten 2 ... Multilayersysteme

Basismaterial 1

Kupferfolien, Prepregs und Basismaterialien. Erläuterung der Grundbegriffe. Erklärung der Funktion der elementaren Materialkomponenten für den Bau einfacher Leiterplatten bis hin zu komplexen starrflexiblen Multilayern.

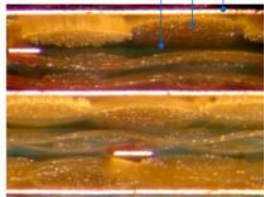
Basismaterial : Aufbau

Materialaufbau

Für die Signal- und die Stromführung werden Kupferfolien genutzt. Für die mechanische Stabilität werden Glasgewebe oder Gewebefliese eingesetzt. Gewebe und Füllstoff und/oder Bindemittel ergeben zusammen den Isolator.

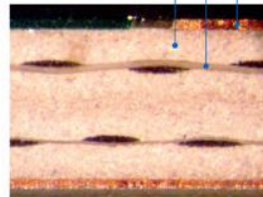
FR4

Kupferfolie
Glasgewebe
Epoxydharz



Sondermaterial

Kupferfolie
Aramidgewebe
Keramikfüllung



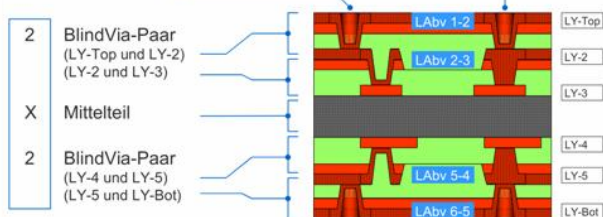
Leiterplatten 2 ... Multilayersysteme

Basismaterial 2

Der innere Aufbau von Basismaterialien für die Produktion von Leiterplatten. Prozeßfähige Materialien für den Aufbau von starren, flexiblen und starrflexiblen Leiterplatten bis hin zu hochlagigen Multilayern. Eigenschaften von Füllstoffen und Harzen sowie Trägergeweben.

Kontaktierungsstrategie : Typ 2 X 2

Multilayeraufbau vom Typ "2X2". Die BlindVias sind gelasert. Die Vialöcher sind metallisiert. Das Routing kann gestapelt (~ stacked) oder gestuft (~ staggered) durchgeführt werden.



Im Zuge der Leiterplattenproduktion müssen zwei Preßzyklen durchgeführt werden, zuerst [LY-2 ... LY-5] und dann [LY-Top ... LY-Bot]. Bei der gestapelten Variante müssen die inneren BlindVias mit einem leitenden Substrat verfüllt werden, damit ein leitender Übergang zu dem aufgesetzten BlindVia gegeben ist.

Leiterplatten 2 ... Multilayersysteme

Kontaktierungen

Kontaktierungsstrategien auf hochlagigen Multilayern mit Referenz zur Fertigungstechnologie. Möglichkeiten der Lasertechnik bei der Konstruktion von Multilayern mit gestapelten und/oder gestuften BlindVias. Konventionell gebohrte BuriedVias, BlindVias und DKs.

Bauvarianten : Starre vierlagige Multilayer

Leiterplattenproduktion

☐ einfach ☐ schwierig

Bohrungen

☒ NDK ☒ DK
☒ BV ☒ BU

Bestückungslagen

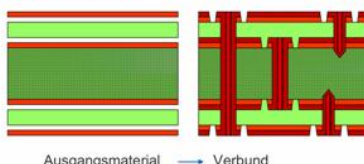
☒ 1 ☒ 2
☒ 3 ☒ 4

Bauteilkomponenten

☒ SMD ☒ THD
☒ Einpressen

Verbindungstechnik

☒ Löten ☒ Bonden
☒ Leitkleben



Information

Dies ist die einfachste Bauvariante für einen Multilayer mit 4 Lagen. Alle Bohrungstypen können eingesetzt werden. Optional ist eine Bestückung auf 4 Ebenen möglich.

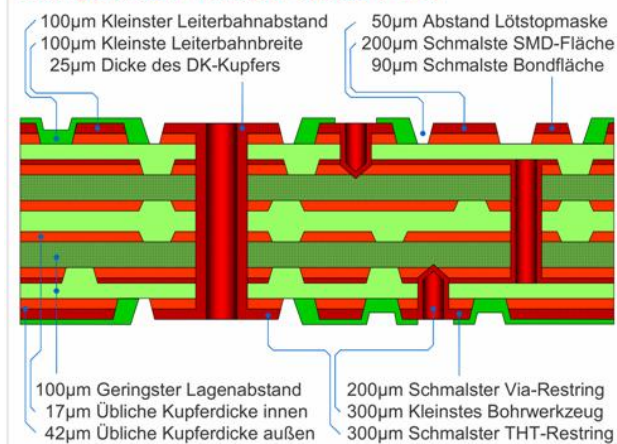
Anwendungen finden sich in der Industrie-elektronik, bei älteren PC-Boards, bei Grafikkarten, bei einfachen Handys, in der Avionik, im Consumer-Bereich für Audio und Video, in Digitalkameras, in Navigationsgeräten, in DECT-Telefonen und Projektoren.

Leiterplatten 2 ... Multilayersysteme

Lagenaufbau (Theorie)

Allgemeine Strategien für den Aufbau von starren, flexiblen und starrflexiblen ein- und doppelseitigen Leiterplatten sowie Multilayern. Einordnung nach Bohrstrategien, nach Montagetechnologien und nach Bestückungsebenen.

Routingparameter : Multilayer / Standard (~ HDI)



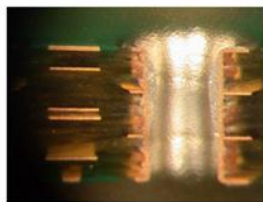
Routingparameter

Für Baugruppen mit der Komplexität "Standard", "HDI", "MFT", "UTM" : Diverse Constraints für das Routing am CAD-System.

Parameter für Leiterbahnbreiten, Leiterbahnabstände, Freistellungen in der Lötstopmaske und Restringe für Vias und THT-Bohrungen.

Lagenaufbau im Querschnitt : 8-Lagen Multilayer 3

Material	FR4
Lagenzahl	8
Gesamtdicke	1.70 mm
Bohrung Ø	0.90 mm
Bohrungstyp	DK
Oberfläche	HAL



DK-Kupfer	25 µm
Kupferfolie	17 µm
2 Prepregs	220 µm
Laminat	250 µm + 2x Cu 35µm
2 Prepregs	220 µm
Laminat	50 µm + 2x Cu 35µm
2 Prepregs	220 µm
Laminat	250 µm + 2x Cu 35µm
2 Prepregs	220 µm
Kupferfolie	17 µm
DK-Kupfer	25 µm

Lagenaufbau (Praxis)

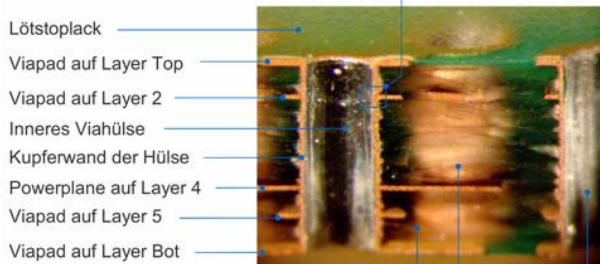
Lagenaufbauten aus der Praxis im Querschnitt. Die Zuordnung der konstruktiven Elemente Kupferfolie, Prepreg und Basismaterial zu den realen Leiterplatten.

Grafische Interpretation der eingesetzten Materialreihenfolge und der verbauten Schichtdicken.

Das Innenleben eines 6-Lagen-Multilayers 1

Querschnitt / Schliff durch einen starren Multilayer.

Anbindung eines Viapads oder einer Leiterbahn oder einer Massefläche an die Kupferhülse eines Vias.



Glasgewebe des Basismaterials (FR4).
Aufsicht auf die Außenseite des Hülsenkupfers einer DK-Bohrung.
Beschichtung der Innenwand der Hülse mit HAL.

Habitus von Multilayern

Querschnitte durch verpreßte Multilayer. Analyse der internen Struktur einer Leiterplatte bzw. eines Multilayers.

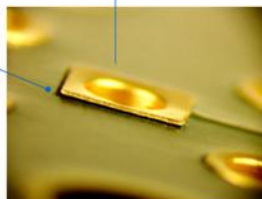
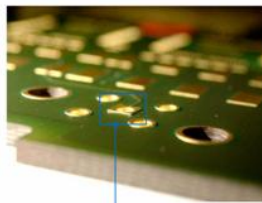
Zuordnung von Signal- und Powerplanes, Viahülsen, Kupferschichten und Basismaterialien zum Schliffbild.

Delamination : Pad-Ablösungen

Bei einer hohen thermischen Belastung des Basismaterials kann es zu einer sehr starken Ausdehnung der Leiterplatte in Z-Richtung kommen. Diese Ausdehnung geht wieder zurück, wenn die Leiterplatte abkühlt.

Reicht aber die Haftkraft zwischen der beim Verpressen aufgeklebten Kupferfolie und dem benachbarten Prepreg nicht aus, dann reißen die Pads einer THT-Bohrung im Randbereich von der Oberfläche ab. Es kommt zu einem **Anheben des Reststrings** (~ Pad Lifting).

Weil die Leiterplatte zu diesem Zeitpunkt noch unbestückt ist, sind ausschließlich Belastungen des Basismaterials während der Leiterplattenfertigung Auslöser für diesen Effekt.



Leiterplatten 2 ... Multilayersysteme
13

Delamination

Beschädigungen des Materialverbundes eines Multilayers durch verschiedene technische Mängel. Ursachen für die Ablösungen von Materialschichten.

Lokale Schäden im Padbereich durch die thermische Überlastung von Basismaterialien.

Filesyntax : Extensions für Drucke (Beispiele)

Beispiel

Bestückte Baugruppe mit Viadruk und blauem Lötstopdruck.

Filename.SP-Top
Filename.SM-Top
Filename.LY-Top
Filename.DRth 1-6
Filename.VF-Top



Beispiel

Doppelseitige Leiterplatte mit Bestückungsdruck und Abziehlack.

Filename.SS-Top
Filename.SM-Top
Filename.LY-Top
Filename.DRth 1-2
Filename.PM-Top



Leiterplatten 2 ... Multilayersysteme
14

Filesyntax 1

Die Formulierung von Filenamen und Fileextensions für die automatisierbare und eindeutige Kennzeichnung der Produktionsdaten für die Fertigung einer Baugruppe.

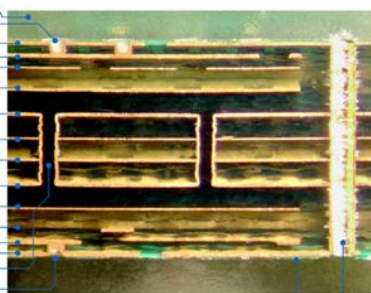
Universelle Prinzipien für die systematisierte Benennung von Files auf Serversystemen.

Filesyntax : Extensions für Bohrungen + Laservias (Beispiele)

Beispiel

12-Lagen Multilayer mit durchkontaktieren Bohrungen mit BlindVias und mit BuriedVias.

Filename.SM-Top
Filename.LAbv 1-2
Filename.LY-Top
Filename.LY-2
Filename.LY-3
Filename.LY-4
Filename.LY-5
Filename.LY-6
Filename.LY-7
Filename.LY-8
Filename.LY-9
Filename.LY-10
Filename.LY-11
Filename.LY-Bot
Filename.DRbt 5-8
Filename.LAbv 12-11
Filename.SM-Bot
Filename.DRth 1-12



Leiterplatten 2 ... Multilayersysteme
15

Filesyntax 2

Diverse Beispiele für die Vergabe von Extensions im Umfeld einer definierten Filesyntax.

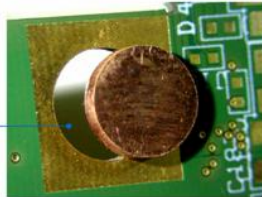
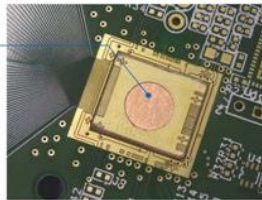
Fileextensions für grafische (i.e. Leiterbild, Siebdruck) und mechanische (i.e. Bohren, Laser, Ritzen, Fräsen) Bearbeitungsschritte zur Produktion einer Leiterplatte.

Entwärmung : Kupferinlays

Vollkupfermaterial wird zur lokalen Entwärmung von Bauteilen mit hoher Verlustwärme eingesetzt.

Das Kupfer kann aber auch gebohrt und strukturiert werden, z.B. durch Schneiden eines Gewindes.

Für eine höhere Stabilität können die Kupferinlays mit der umgebenden Leiterplattenoberfläche verlötet werden und/oder mit der Endoberfläche überzogen werden.



Dokumentation (Inlays)

Position und Durchmesser der Inlays werden vom CAD-Design in einer technischen Zeichnung oder im Bohrplan dokumentiert.

Der Leiterplattenhersteller konfektioniert die Inlays und preßt sie ein.

Leiterplatten 2 ... Multilayersysteme
16

Entwärmung

Möglichkeiten der Entwärmung eines Multilayersystems durch die Konstruktion von dicken Kupferlagen.

Anpressen von Metallen wie Kupfer und Aluminium. Hybride aus Metall und FR4.

Die Montage von Kupferinlays.

Allgemeine strategische Vorgaben an die Montage

Regel (Klebeoption)

Klebende Substrate können *immer* mit klebenden und nichtklebenden Substraten verbunden werden.

Nichtklebende Substrate können *niemals* mit nichtklebenden Substraten verbunden werden.

Beispiel (Klebeoption)

CuFolie • Prepreg • Prepreg • Laminat
CuFolie • CuFolie • Laminat
Laminat • Laminat
Prepreg • Bondply • Laminat

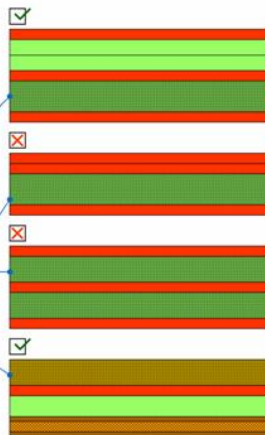
Hinweis (Klebeoption)

Klebende Substrate

Prepregs • Bondplys

Nichtklebende Substrate

Laminat • Metallbleche • Kupferfolien



Leiterplatten 2 ... Multilayersysteme
17

Multilayersysteme

Bauprinzipien für die Anordnung von klebenden und nichtklebenden Substraten in einem Multilayeraufbau.

Übliche und zulässige Montage von Prepregs, Kupferfolie, Bondplys und Basislaminaten.

Innenliegende Kerne : Kontaktierungsoptionen

BuriedVias

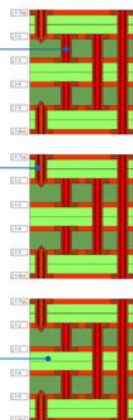
LY-2 → LY-3
LY-4 → LY-5
LY-2 → LY-3 → LY-4 → LY-5
wenn $Cu_{(LY-2)} = Cu_{(LY-5)}$

BlindVias

LY-Top → LY-2
LY-Top → LY-2 → LY-3
LY-Top → LY-2 → LY-3 → LY-4
LY-Top → LY-2 → LY-3 → LY-4 → LY-5
LY-Bot → LY-5
LY-Bot → LY-5 → LY-4
LY-Bot → LY-5 → LY-4 → LY-3
LY-Bot → LY-5 → LY-4 → LY-3 → LY-2

Nicht möglich

LY-3 → LY-4



Leiterplatten 2 ... Multilayersysteme
18

Kontaktierung

Strategien für das Kontaktieren der Lagen eines Multilayers unter sorgfältiger Beachtung der Vorgaben für den Lagenaufbau.

Mögliche und nichtmögliche Kontaktierungen bei sequentiell aufgebauten Multilayern sowie bei innen oder außen liegenden Kernen.

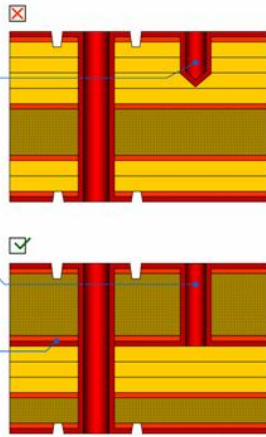
Spezielle Konstruktionsregeln : AspectRatio

Bei Multilayern mit 4 oder 6 Lagen ist das AspectRatio ein Problem, wenn relativ große Lagenabstände mit einem BlindVia verbunden werden sollen.

Ist der Lagenabstand zu groß, dann kann eine zuverlässige Metallisierung der Hülse nicht gewährleistet werden.

Alternativ kann der Lagenaufbau von den üblichen *innenliegenden* Kernen auf *außenliegende* Kerne umgestellt werden. Das BlindVia ist dann als partielle Durchkontaktierung machbar. Deren AspectRatio ist günstiger und erlaubt die Verbindung zwischen den Lagen auch über eine größere Distanz.

Üblicherweise muß ein zusätzlicher Kontaktierungsschritt ausgeführt werden und der Aufbau ist oft nicht mehr symmetrisch realisierbar.



Bauvarianten für Multilayer

Alternative Lagenaufbauten bei Beschränkungen, die sich aus der Fertigungstechnologie heraus ergeben.

Varianten zur Umgehung des AspectRatios.

Der Hybridmultilayer mit außen liegenden Kernen als Sonderbau.

Multilayer 5

Material	Stack-Up	View	Parameter	Layer
Plated	25µm		1.75mm - 1.85mm - 1.75mm	1
Copper	35µm		1.75mm - 1.85mm - 1.75mm	2
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	3
Copper	17µm		1.75mm - 1.85mm - 1.75mm	4
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	5
Copper	17µm		1.75mm - 1.85mm - 1.75mm	6
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	7
Copper	17µm		1.75mm - 1.85mm - 1.75mm	8
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	9
Copper	17µm		1.75mm - 1.85mm - 1.75mm	10
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	11
Copper	17µm		1.75mm - 1.85mm - 1.75mm	12
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	13
Copper	17µm		1.75mm - 1.85mm - 1.75mm	14
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	15
Copper	17µm		1.75mm - 1.85mm - 1.75mm	16
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	17
Copper	17µm		1.75mm - 1.85mm - 1.75mm	18
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	19
Copper	17µm		1.75mm - 1.85mm - 1.75mm	20
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	21
Copper	17µm		1.75mm - 1.85mm - 1.75mm	22
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	23
Copper	17µm		1.75mm - 1.85mm - 1.75mm	24
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	25
Copper	17µm		1.75mm - 1.85mm - 1.75mm	26
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	27
Copper	17µm		1.75mm - 1.85mm - 1.75mm	28
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	29
Copper	17µm		1.75mm - 1.85mm - 1.75mm	30
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	31
Copper	17µm		1.75mm - 1.85mm - 1.75mm	32
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	33
Copper	17µm		1.75mm - 1.85mm - 1.75mm	34
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	35
Copper	17µm		1.75mm - 1.85mm - 1.75mm	36
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	37
Copper	17µm		1.75mm - 1.85mm - 1.75mm	38
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	39
Copper	17µm		1.75mm - 1.85mm - 1.75mm	40
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	41
Copper	17µm		1.75mm - 1.85mm - 1.75mm	42
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	43
Copper	17µm		1.75mm - 1.85mm - 1.75mm	44
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	45
Copper	17µm		1.75mm - 1.85mm - 1.75mm	46
NP-1000	75µm		1.75mm - 1.85mm - 1.75mm	47
Copper	17µm		1.75mm - 1.85mm - 1.75mm	48
NP-1000	150µm		1.75mm - 1.85mm - 1.75mm	49
Copper	17µm		1.75mm - 1.85mm - 1.75mm	50

LP-Klasse	starr
Gesamtdicke	1.85mm
Material	FR4
Layer	16
Kontaktiert	ja
BlindVia	nein
BuriedVia	nein
Legentypen	6 x Sig 10 x Pow
MPS	LY-5 bis LY-12
Pluggen	nein
KM	ja
Impedanz	50 Ω single ended 100 Ω differentiell
Montage	1 x

Multilayerbaupläne

Exemplarische Dokumentation von einfachen ein- und doppelseitigen Leiterplatten bis hin zu komplexen Multilayern.

Grafische Beschreibung der notwendigen Anforderungen an den Aufbau von Multilayersystemen. Dokumentation der elementaren physikalischen Eigenschaften.

Die Dokumentation von Multilayern / Übersicht

Zurstdokumentation einer Leiterplatte gehört die Auskunft über :

- Die *Qualität* und die *Quantität* des eingesetzten Materials
- Die *technischen Parameter* des eingesetzten Basismaterials
- Die *Leiterplattenspezifikation* inklusive der Subqualitäten
- Die *CAD-Constraints* mit den Extremwerten für das Routing
- Die *elektrophysikalischen Eigenschaften* der Leiterplatte
- Die wichtigsten *Volumenparameter* für die Baugruppenproduktion



Standarddokumentation der LeiterplattenAkademie für eine Leiterplatte

Dokumentation von Multilayern

Die Anwendungsbereiche einer detaillierten Dokumentation. Informationen zu den technischen und wirtschaftlichen Eigenschaften eines Multilayersystems. Hilfestellungen für sichere Entscheidungen im Vorfeld der Entwicklung eines neuen Produktes.

Ihr Referent



Arnold Wiemers ist der Leiterplatte seit 1983 verbunden. Von 1985 bis 2009 war er bei der ILFA GmbH in Hannover beschäftigt.

Er war dort verantwortlich für die Fachbereiche CAD und CAM, für die Auftragsvorbereitung und für die technischen Dokumente der Firma ILFA im Internet.

Er ist seit 1982 freier Softwareentwickler (ISW), vornehmlich für branchentypische Applikationen im Bereich der Leiterplatte, wie die Kalkulation und die Fertigungssteuerung von Leiterplatten.

Diverse Fachveröffentlichungen. Referent für Seminare, Konferenzvorträge und Workshops zum Thema Leiterplattentechnologie (MFT, MPS, Impedanz, Multilayersysteme, Designregeln, Gerber, LP2010).

Vom IPC zertifizierter CID, CID+ und Instructor. FED-Designer und FED-Referent. Mitarbeit am Schulungskonzept des FED. Mitarbeit in der international besetzten "Projektgruppe Design" des FED und des VdL/ZVEI.

Die LeiterplattenAkademie

Die Sicherung des Standortes Deutschland in Europa und der Erhalt der internationalen Wettbewerbsfähigkeit setzt sowohl die systematische als auch die kontinuierliche Qualifikation der Mitarbeiter/innen eines Unternehmens voraus.

Die wirtschaftliche Leistungsfähigkeit einer Industriegesellschaft und ihre technologische Kompetenz am Weltmarkt wird (auch) durch die Qualität ihrer Elektronikprodukte bestimmt.

Das erfordert eine fachlich hochwertige Aus- und Weiterbildung.

Die zentrale Aufgabe der LeiterplattenAkademie ist, das Fachwissen aus den Bereichen der Schaltungsentwicklung, des CAD-Designs, der CAM-Bearbeitung, der Leiterplattentechnologie und der Baugruppenproduktion in Seminaren, Workshops und Tutorials zu vermitteln.

Seminare und Teilnahmegebühren

Das Tagesseminar "LP2" wird als freies Seminar durchgeführt, kann für Konferenzen gebucht werden und steht auch als InHouse-Seminar zur Verfügung.

Freies Seminar

Die Durchführung liegt bei der LeiterplattenAkademie. Die Termine werden via Mailing, eMail, Internet oder Presseveröffentlichungen mitgeteilt. Die Veranstaltungsorte sind in Deutschland, Österreich und der Schweiz. Die Teilnahmegebühr beträgt 520 € zzgl. MwSt. pro Person. Inklusive ausführlicher Seminarunterlagen, Teilnahmezertifikat, Essen und Getränke.

Konferenz-Seminar

Wenn Sie "LP2" auf Ihrer Konferenz anbieten möchten, dann sprechen Sie bitte unsere Seminarleitung an.

InHouse: Unser Seminar in Ihrem Haus

"LP2" wird auch firmenintern referiert. Sie sparen sowohl Reise- als auch Übernachtungskosten, vor allem jedoch Zeit.

Ab 1.550 € zzgl. MwSt. für einen Teilnehmer liefern wir Ihnen unseren Referenten "frei Haus". Für jeden weiteren Teilnehmer bis 10 Personen berechnen wir Ihnen 150 € p.P. Weitere Teilnehmer auf Anfrage.

Eine individuelle Themengestaltung mit firmentypischen Schwerpunkten ist selbstverständlich möglich. Bitte stimmen Sie sich mit uns ab: inhouse@leiterplattenakademie.de

Jeder Teilnehmer erhält ausführliche Seminarunterlagen sowie ein Teilnahmezertifikat.

Wir bieten Ihnen 15% Rabatt für InHouse-Seminare in den Monaten Juli und August.



LeiterplattenAkademie

Die LeiterplattenAkademie

Die LA - LeiterplattenAkademie GmbH ist eine Schulungs- und Weiterbildungseinrichtung für die Fachbereiche

Schaltungsentwicklung

CAD-Design

CAM-Bearbeitung

Leiterplattentechnologie

Baugruppenproduktion

Die Akademie versteht sich als Partner für öffentliche Einrichtungen und Unternehmen der Wirtschaft, die in vergleichbaren Feldern engagiert sind.



LA - LeiterplattenAkademie GmbH
Krefelder Straße 18
10555 Berlin

Telefon

(030) 34 35 18 99

Telefax

(030) 34 35 19 02

eMail

info@leiterplattenakademie.de

Internet

www.leiterplattenakademie.de