



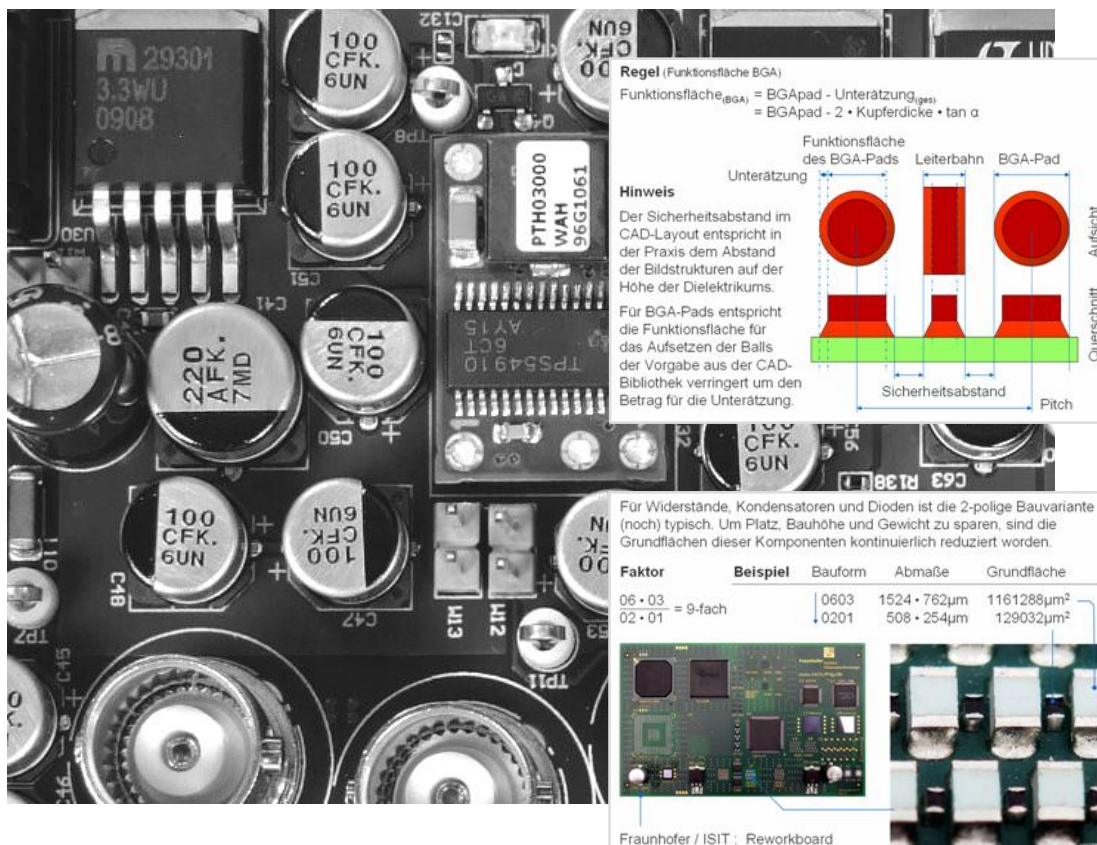
Helge Schimanski / Arnold Wiemers

Seminar und Tutorial

Leiterplatten 7

...vom CAD-Design zur Baugruppe

Strategien für die Konstruktion eines CAD-Designs. Designregeln für das Placement und das Routing elektronischer Komponenten. Technologien für die Bestückung und die Montage von Baugruppen. Interaktionen zwischen CAD-Design, Leiterplattenfertigung und Baugruppenproduktion.



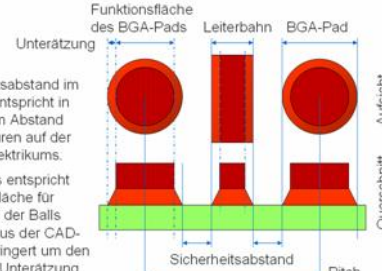
Regel (Funktionsfläche BGA)

$$\text{Funktionsfläche}_{\text{BGA}} = \text{BGAPad} - \text{Unterstützung}_{\text{ges}}$$
$$= \text{BGAPad} - 2 \cdot \text{Kupferdicke} \cdot \tan \alpha$$

Hinweis

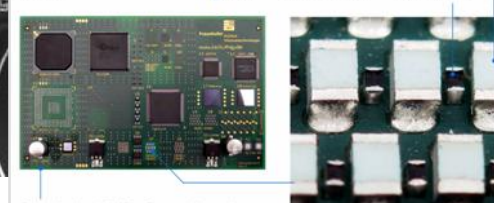
Der Sicherheitsabstand im CAD-Layout entspricht in der Praxis dem Abstand der Bildstrukturen auf der Höhe der Dielektrikums.

Für BGA-Pads entspricht die Funktionsfläche für das Aufsetzen der Balls der Vorgabe aus der CAD-Bibliothek verringert um den Betrag für die Unterstützung.



Für Widerstände, Kondensatoren und Dioden ist die 2-polige Bauvariante (noch) typisch. Um Platz, Bauhöhe und Gewicht zu sparen, sind die Grundflächen dieser Komponenten kontinuierlich reduziert worden.

Faktor	Beispiel	Bauform	Abmaße	Grundfläche
06 • 03	= 9-fach	0603	1524 • 762µm	1161288µm ²
02 • 01		0201	508 • 254µm	129032µm ²



Fraunhofer / ISIT : Reworkboard

Wer wird mit dem Seminar/Tutorial "**Leiterplatten 7 ...vom CAD-Design zur Baugruppe**" angesprochen ?

Die Möglichkeiten der Leiterplattentechnologie bestimmen die Freiräume bei der Konstruktion von CAD-Layouts und die langfristige zuverlässige Funktion von Baugruppen in Fahrzeugen, Anlagen und Maschinen. Die Leiterplattentechnologie steht im Zentrum, ist aber verknüpft mit der Konstruktion des CAD-Layouts und der Produktion von Baugruppen. Durch die Einbindung der Baugruppenteknologie ergibt sich ein gesamtgesellschaftliches Blick auf die Anforderungen an elektronische Baugruppen.

Die **Konstrukteure** elektronischer Schaltungen und die **CAD-Designer und CAD-Designerinnen** erkennen die Zusammenhänge zwischen der virtuellen CAD-Konstruktion und der Auswirkung auf die reale Produktion und Funktion von elektronischen Geräten. Die Teilnehmer lernen, vor dem Hintergrund gegebener Produktionstoleranzen die Vorgaben für die Routing-Constraints in der CAD-Bibliothek richtig zu hinterlegen.

"Leiterplatten 7 ...vom CAD-Design zur Baugruppe" erläutert anschaulich die Leiterplattentechnologie und ihren nachhaltigen Einfluß auf die Konzeptionierung einer Baugruppe.

Sie lernen alle Fertigungsverfahren kennen, die für die Produktion elektronischer Baugruppen erforderlich sind. Die fachgerechte Analyse der Produktdokumentation und der Produktionsdaten erlaubt die verbindliche Einschätzung der Produzierbarkeit eines CAD-Designs.

Sie erlangen eine interdisziplinäre Kompetenz, die sie in den Stand versetzt, eigenständig über die Konstruktion wirtschaftlich effektiver und vorhersagbar zuverlässiger Elektronikprodukte entscheiden zu können.

Das Seminar ist auch für **CAM-Bearbeiter/innen** der LP-Hersteller von Bedeutung, weil es die Zusammenhänge zwischen CAD und Leiterplatte erläutert. Es fördert damit auch das partnerschaftliche Miteinander auf der Linie "CAD - CAM - Leiterplatte - Baugruppe".

Die übersichtliche Darstellung der Themen ist ebenso interessant für alle **Entscheidungssträger im Bereich Design und Leiterplatte**, deren Aufgabe es ist, das Produkt "Baugruppe" führend und beratend zu begleiten.

Starre + flexible Baugruppe

„Starre“ und „flexible“ Leiterplatten stehen nicht isoliert für die gesamte Anwendung. Durch die Kombination eigenständiger Baugruppen zu einem Gesamtsystem entstehen sehr kompakte und sehr leistungsfähige elektronische Geräte. Auf kleinstem Raum sind damit Produkte machbar, die mit konventioneller Verdrahtung über Kabel und Stecker nicht umsetzbar gewesen wären. Die starrflexiblen Baugruppen sind deshalb eine Schlüsseltechnologie für die Konstruktion hochwertiger Wirtschaftsgüter.

Flexibler Bereich für die Verbindung der diversen mechanischen Komponenten. Die Motoren für die Blenden, die Fokussierung und die Sensorik müssen in Kommunikation gebracht werden.

Starrer Bereich als Träger der Elektronik für die Auswertung der Sensorik bzw. der optischen Systeme.



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

100

Baugruppen

Anwendungen von starren, flexiblen und starrflexiblen Leiterplatten bzw. Baugruppen für diverse Gerätekonzepte.

Flexible Leiterplatten als diskrete Übertragungsleitungen und als Quasi-Verbindungskabel für die Geräteverkabelung.

Montage : SMD

SMD-Bauteile sind leicht und klein und benötigen keine Bohrung, die den Platz für das Ruten von Leiterbahnen auf den Innenlagen einschränken würde.

Beispiel (SMD-THT-Baugruppe ds)

Vornehmliche SMD-Bestückung von Widerständen, Kondensatoren, Dioden und ICs. Die schwereren Elektrolytkondensatoren und Relais sind bedrahtet. Die Bestückung erfolgt nur auf dem Toplayer.



Beispiel (SMD-THT-Baugruppe es)

SMD-Bestückung auf dem Toplayer. Diverse bedrahtete Kondensatoren sind vom Bottomlayer aus bestückt. Das Material ist einseitiges FR2. Die NDK-Bohrungen und die Kontur sind gestanzt.



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

101

Klassifizierung von Baugruppen

Eine Übersicht zu den Strategien für die Montage elektronischer Komponenten auf einer Leiterplatte.

Löten, Bonden und Einpressen als prinzipielle Verfahren.

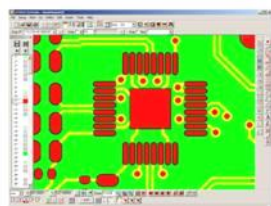
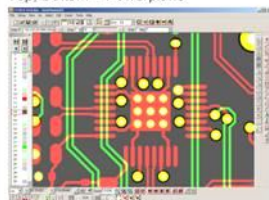
Wechselwirkungen zwischen den Basismaterialien, den Lagenaufbauten und der Montagetechnik.

Finde den Fehler bevor es zu spät ist

Datenanalyse (CAD-Layout)

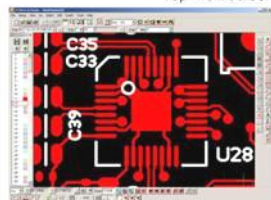
Die visuelle Durchsicht der Daten auf Gerber-Basis erlaubt eine Beurteilung der handwerklichen und funktionalen Qualität der zu fertigenden Leiterplatte. Dem folgt eine automatisierte Kontrolle der Geometrien auf allen Ebenen des CAD-Layouts. Daraus ergibt sich ein erster Status für das Produkt.

Top, Bottom + Powerplane



Top + Soldermask

Top + Silkscreen



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

482

CAM

Anforderungen an die CAM-Bearbeitung von Daten aus dem CAD-Postprozeß.

Design-Rule-Check und Prüfung auf Vollständigkeit der Dokumentation. Ergänzung fehlender Informationen und Daten für die fachgerechte Produktion von Leiterplatten.

CAD-Bibliothek

Die CAD-Bibliothek hat einen direkten Einfluß auf alle Bereiche der Entwicklung und der Produktion. Sie ist *die* zentrale Basis eines jeden Leiterplattendesigns. Die Qualität eines Designs hängt von der Qualität der Bibliothek ab. Die Bibliothekselemente müssen deshalb sorgfältig erstellt und gepflegt werden.

Ein Fehler in der CAD-Bibliothek führt IMMER zu erhöhtem Aufwand und zu höheren Kosten. Im ungünstigen Fall entstehen defekte Produkte und Ausschuß.

Von der Bibliothek sind abhängig :

- ...die Schaltplanentwicklung
- ...die Leiterplattenproduktion
- ...die Baugruppenproduktion
- ...der Material-Einkauf
- ...der Produkttest
- ...die Produktlogistik
- ...die physikalische Funktion
- ...die Geräte-/Anlagenfunktion



Quelle : J.Vincenz

Leiterplatten 7 ...vom CAD-Design zur Baugruppe 96

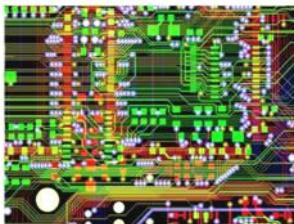
CAD-Bibliothek

Allgemeine Regeln für die Anlage von Bauteilen in der Bibliothek von CAD-Systemen.

Routing-Constraints mit Beachtung der Vorgaben für eine problemfreie Bestückung der Baugruppe.

Padstack

Mit dem Padstack wird das physische Erscheinungsbild von Lötflächen, Bohrungen und Vias auf den jeweiligen Layern einer Leiterplatte definiert.



Die Anordnung der Lötflächen für Bauteile und die Geometrien der Leiterbahnen und Vias werden in der virtuellen CAD-Bibliothek festgelegt.



Auf der Leiterplatte werden die Informationen aus der Bibliothek zu realen elektrisch leitenden Verbindungen und Lötflächen mit körperlichen Bauteilen.

Quelle : J.Vincenz

Leiterplatten 7 ...vom CAD-Design zur Baugruppe 96

Padstacks

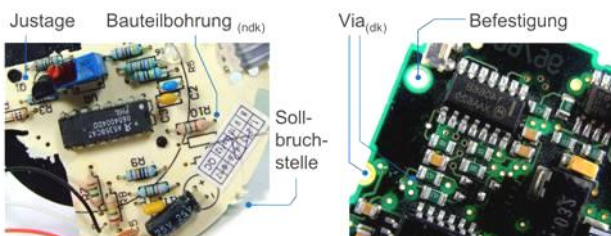
Padstacks als elementare Vorgabe für geometrische Ausprägung von Vias und Lötflächen.

"Design for Manufacturing" auf Bibliotheksniveau für ein fertigungsgerechtes und kostenoptimiertes CAD-Layout aus der Perspektive der Elektronikfertigung.

Bohrungen : Begriffe

Bohrungen ist der Überbegriff für alle Löcher, die während der Fertigung der Leiterplatte prozessiert werden.

- Begriffe**
- „Bohrung“, „Loch“ oder „Bohrloch“ ist die Bezeichnung für alle THT-Bauteile und für Befestigungsbohrungen.
 - „Via“ oder „Kontaktierung“ ist die Bezeichnung für jede Art von Bohrungen, die ausschließlich Signalnetze verbindet.
 - „Microvias“ haben einen Enddurchmesser ≥ 50 und $\leq 100 \mu\text{m}$



Leiterplatten 7 ...vom CAD-Design zur Baugruppe 106

Bohrklassen

Erläuterung der unterschiedlichen Bohrklassen und Bohrtypen, die bei der Konstruktion einer Baugruppe eingesetzt werden können.

Justagebohrungen für die Montage im Gehäuse, Verdrehschutz für die Bestückung. Varianten für dk- sowie Blind- und Buried Vias.

Auftragsbearbeitung : Fertigungsunterlagen 2 + 3

ISW FERTIGUNGS-UNTERLAGEN	Auftrag 1611	ISW FERTIGUNGS-UNTERLAGEN	Auftrag 1611
P-001 Fertigungsdaten		P-001 Fertigungsdaten	
P-002 Materialliste		P-002 Materialliste	
P-003 Fertigungsplan		P-003 Fertigungsplan	
P-004 Fertigungsplan		P-004 Fertigungsplan	
P-005 Fertigungsplan		P-005 Fertigungsplan	
P-006 Fertigungsplan		P-006 Fertigungsplan	
P-007 Fertigungsplan		P-007 Fertigungsplan	
P-008 Fertigungsplan		P-008 Fertigungsplan	
P-009 Fertigungsplan		P-009 Fertigungsplan	
P-010 Fertigungsplan		P-010 Fertigungsplan	
P-011 Fertigungsplan		P-011 Fertigungsplan	
P-012 Fertigungsplan		P-012 Fertigungsplan	
P-013 Fertigungsplan		P-013 Fertigungsplan	
P-014 Fertigungsplan		P-014 Fertigungsplan	
P-015 Fertigungsplan		P-015 Fertigungsplan	
P-016 Fertigungsplan		P-016 Fertigungsplan	
P-017 Fertigungsplan		P-017 Fertigungsplan	
P-018 Fertigungsplan		P-018 Fertigungsplan	
P-019 Fertigungsplan		P-019 Fertigungsplan	
P-020 Fertigungsplan		P-020 Fertigungsplan	
P-021 Fertigungsplan		P-021 Fertigungsplan	
P-022 Fertigungsplan		P-022 Fertigungsplan	
P-023 Fertigungsplan		P-023 Fertigungsplan	
P-024 Fertigungsplan		P-024 Fertigungsplan	
P-025 Fertigungsplan		P-025 Fertigungsplan	
P-026 Fertigungsplan		P-026 Fertigungsplan	
P-027 Fertigungsplan		P-027 Fertigungsplan	
P-028 Fertigungsplan		P-028 Fertigungsplan	
P-029 Fertigungsplan		P-029 Fertigungsplan	
P-030 Fertigungsplan		P-030 Fertigungsplan	
P-031 Fertigungsplan		P-031 Fertigungsplan	
P-032 Fertigungsplan		P-032 Fertigungsplan	
P-033 Fertigungsplan		P-033 Fertigungsplan	
P-034 Fertigungsplan		P-034 Fertigungsplan	
P-035 Fertigungsplan		P-035 Fertigungsplan	
P-036 Fertigungsplan		P-036 Fertigungsplan	
P-037 Fertigungsplan		P-037 Fertigungsplan	
P-038 Fertigungsplan		P-038 Fertigungsplan	
P-039 Fertigungsplan		P-039 Fertigungsplan	
P-040 Fertigungsplan		P-040 Fertigungsplan	
P-041 Fertigungsplan		P-041 Fertigungsplan	
P-042 Fertigungsplan		P-042 Fertigungsplan	
P-043 Fertigungsplan		P-043 Fertigungsplan	
P-044 Fertigungsplan		P-044 Fertigungsplan	
P-045 Fertigungsplan		P-045 Fertigungsplan	
P-046 Fertigungsplan		P-046 Fertigungsplan	
P-047 Fertigungsplan		P-047 Fertigungsplan	
P-048 Fertigungsplan		P-048 Fertigungsplan	
P-049 Fertigungsplan		P-049 Fertigungsplan	
P-050 Fertigungsplan		P-050 Fertigungsplan	
P-051 Fertigungsplan		P-051 Fertigungsplan	
P-052 Fertigungsplan		P-052 Fertigungsplan	
P-053 Fertigungsplan		P-053 Fertigungsplan	
P-054 Fertigungsplan		P-054 Fertigungsplan	
P-055 Fertigungsplan		P-055 Fertigungsplan	
P-056 Fertigungsplan		P-056 Fertigungsplan	
P-057 Fertigungsplan		P-057 Fertigungsplan	
P-058 Fertigungsplan		P-058 Fertigungsplan	
P-059 Fertigungsplan		P-059 Fertigungsplan	
P-060 Fertigungsplan		P-060 Fertigungsplan	
P-061 Fertigungsplan		P-061 Fertigungsplan	
P-062 Fertigungsplan		P-062 Fertigungsplan	
P-063 Fertigungsplan		P-063 Fertigungsplan	
P-064 Fertigungsplan		P-064 Fertigungsplan	
P-065 Fertigungsplan		P-065 Fertigungsplan	
P-066 Fertigungsplan		P-066 Fertigungsplan	
P-067 Fertigungsplan		P-067 Fertigungsplan	
P-068 Fertigungsplan		P-068 Fertigungsplan	
P-069 Fertigungsplan		P-069 Fertigungsplan	
P-070 Fertigungsplan		P-070 Fertigungsplan	
P-071 Fertigungsplan		P-071 Fertigungsplan	
P-072 Fertigungsplan		P-072 Fertigungsplan	
P-073 Fertigungsplan		P-073 Fertigungsplan	
P-074 Fertigungsplan		P-074 Fertigungsplan	
P-075 Fertigungsplan		P-075 Fertigungsplan	
P-076 Fertigungsplan		P-076 Fertigungsplan	
P-077 Fertigungsplan		P-077 Fertigungsplan	
P-078 Fertigungsplan		P-078 Fertigungsplan	
P-079 Fertigungsplan		P-079 Fertigungsplan	
P-080 Fertigungsplan		P-080 Fertigungsplan	
P-081 Fertigungsplan		P-081 Fertigungsplan	
P-082 Fertigungsplan		P-082 Fertigungsplan	
P-083 Fertigungsplan		P-083 Fertigungsplan	
P-084 Fertigungsplan		P-084 Fertigungsplan	
P-085 Fertigungsplan		P-085 Fertigungsplan	
P-086 Fertigungsplan		P-086 Fertigungsplan	
P-087 Fertigungsplan		P-087 Fertigungsplan	
P-088 Fertigungsplan		P-088 Fertigungsplan	
P-089 Fertigungsplan		P-089 Fertigungsplan	
P-090 Fertigungsplan		P-090 Fertigungsplan	
P-091 Fertigungsplan		P-091 Fertigungsplan	
P-092 Fertigungsplan		P-092 Fertigungsplan	
P-093 Fertigungsplan		P-093 Fertigungsplan	
P-094 Fertigungsplan		P-094 Fertigungsplan	
P-095 Fertigungsplan		P-095 Fertigungsplan	
P-096 Fertigungsplan		P-096 Fertigungsplan	
P-097 Fertigungsplan		P-097 Fertigungsplan	
P-098 Fertigungsplan		P-098 Fertigungsplan	
P-099 Fertigungsplan		P-099 Fertigungsplan	
P-100 Fertigungsplan		P-100 Fertigungsplan	

Leiterplatten 7 ... vom CAD-Design zur Baugruppe

104

Logistik

Einblick in die Komplexität des Fertigungsprozesses von Leiterplatten und Baugruppen. Informationen zur Individualität der Produktionsabläufe mit unterschiedlicher technischer Anforderung. Dokumentation von Fertigungsverfahren.

SMT und SMD

Definition (SMT)

SMT steht für **SurfaceMountedTechnology** und meint, daß eine elektronische Baugruppe mit oberflächenmontierten Bauteilen bestückt wird.



SMT-Baugruppe (Digitalkamera)



Kondensator

Highspeed-Connector

Induktivität

Definition (SMD)

SMD steht für **SurfaceMountedDevice** und meint, daß ein Bauteil auf der Leiterplattenoberfläche montiert wird.

Leiterplatten 7 ... vom CAD-Design zur Baugruppe

533

Baugruppen

THT- und SMT-Baugruppen. Strategien für die Bestückung. Auswirkungen der Misch- und doppelseitigen Bestückung auf die langfristige Qualität der Leiterplatte. Bauelementetrends für passive und aktive Bauelemente. Handling und Fehlermechanismen.

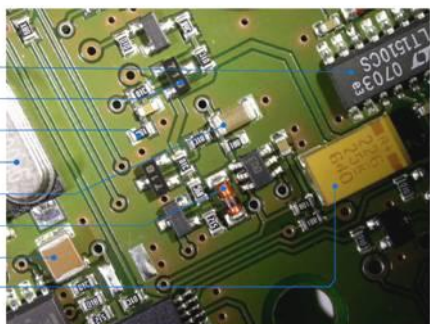
SMD-Bauformen

Habitus (SMD-Bauformen)

Elektronische Bauteile mit unterschiedlichster Funktion sind als SMD verfügbar und müssen auf Leiterplatten verarbeitet werden können. Die Vielfalt der Bauformen führt zu einer Vielfalt an Lötflächengeometrien.

SMD-Bauformen

- IC so16
- Transistor sot23
- Widerstand 0402
- Quarz hc49
- Kondensator 0805
- Diode minimelf
- Kondensator 1208
- Kondensator Typ C



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

102

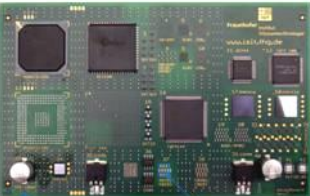
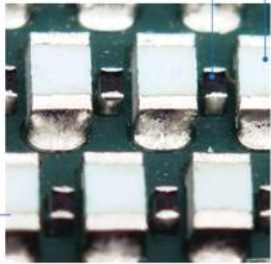
Allgemeine Bauformen

THD und SMD-Komponenten. Gehäuseformen und Abmaße für elektronische und mechanische Bauteile. Standardisierte Grundflächen. Routingempfehlungen. Rastermaße und (Pitch) Pinabstände für alle gängigen Komponenten.

SMD-Bauformen : 2-polig

Für Widerstand, Kondensator und Diode ist die 2-polige Bauvariante (noch) typisch. Um Platz, Bauhöhe und Gewicht zu sparen, sind die Grundflächen dieser Komponenten kontinuierlich reduziert worden.

Faktor	Beispiel	Bauform	Abmaße	Grundfläche
$06 \cdot 03$		0603	$1524 \cdot 762 \mu\text{m}$	$1161288 \mu\text{m}^2$
$02 \cdot 01$	= 9-fach	0201	$508 \cdot 254 \mu\text{m}$	$129032 \mu\text{m}^2$

Fraunhofer / ISIT : Reworkboard

Leiterplatten 7 ... vom CAD-Design zur Baugruppe

2-polige Bauformen

Quaderförmige Grundformen und Bezeichnungssystematik für 2-polige SMD-Bauelemente. Handling und Logistik von Komponenten.

SMD-Bauformen : Dioden und Kondensatoren

Kondensator (gepolt)
Aluminium-Elektrolytkondensator im Metallgehäuse für die Oberflächenmontage.



Unterseite mit Lötanschlüssen
Aufsicht mit Angabe des Bauteilwertes
Seitenansicht auf den Gehäusekörper

Diode
Diode der Bauform *minimelf* in einem runden Glasgehäuse.



Glaskörper
Lötanschluß
Kennung der Anodenseite

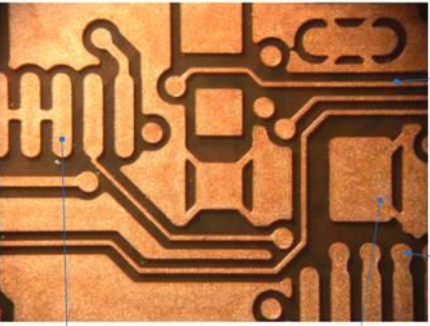
Leiterplatten 7 ... vom CAD-Design zur Baugruppe

Spezielle Bauformen

Zylinderförmige Bauformen für die senkrechte Montage (Elektrolytkondensatoren) oder für die horizontale Montage (Dioden).

Informationen zum Aufbau und zur Fertigung von Bauelementen.

Geometrische Strukturen auf Leiterplatten



Track
Quader

Viapad
Zylinder

SMD-Pad
Rechteck + 2 Halbkreise

SMD-Pad
Rechteck + 4 Viertelkreise

Leiterplatten 7 ... vom CAD-Design zur Baugruppe

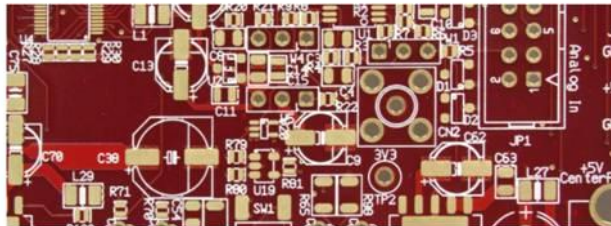
Geometrien

Allgemeine Analysen zur expliziten Berechenbarkeit von Geometrien auf Leiterplatten.

Zerlegung des Leiterbildes auf elementare geometrische Grundformen.

Endoberfläche : Chemisch-Nickel-Gold

2.Bezeichnung	ENIG (electroless nickel immersion gold), NiAu
Erscheinungsbild	goldfarben, matt
Schichtdicke	Nickel 4.00-6.00µm 4.00-6.00µm 4.00-6.00µm Gold 0.05-0.06µm 0.07-0.08µm 0.09-0.12µm
Oberflächenstruktur	plan, weich
Verarbeitbarkeit	12 Monate
Bestückung	☒ THD ☒ Finepitch ☒ BGA ☒ BTC
Eignung	SMD- und THD-(Misch)Bestückung



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

481

Baugruppenproduktion

Galvanische und Chemische Oberflächen für das Löten elektronischer Baugruppen.

Lötmetallurgie, Lötflächen, Löt-wärmebelastung und -beständigkeit von Leiterplatten und Bauelementen. Prozeßgrenzen, Lötverfahren und Lötprofile (Reflow, Selektiv, Welle). Rework von Baugruppen.

THT-Paddurchmesser

Regel (THT-Paddurchmesser)

$$\text{Pad}_{(\text{THT})} = \text{Enddurchmesser} + 2 \cdot \text{Planarer Anteil} + \text{BWzgzugabe} + 2 \cdot \text{Kupferdicke} \cdot \tan \alpha$$

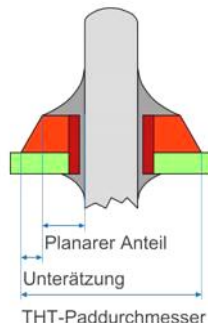
Nebenbedingung : Planarer Anteil $\geq$ Toleranz (Bohrung zu Leiterbild)

Beispiel (THT-Paddurchmesser)

1100 µm ist der Enddurchmesser
300 µm ist der geforderte Planare Anteil
100 µm ist die Bohrwerkzeugzugabe
70 µm ist die Kupferdicke
30° ist der Winkel der Ätzflanke (tan 30° $\approx$ 0.5774)

Dann ergibt sich der Paddurchmesser :

$$\begin{aligned} \text{Pad}_{(\text{THT})} &= 1100 \mu\text{m} + 2 \cdot 300 \mu\text{m} + 100 \mu\text{m} \\ &+ 2 \cdot 70 \mu\text{m} \cdot 0.5774 \\ &= 1880.8 \mu\text{m} \\ &\approx 1.88 \text{ mm} \end{aligned}$$



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

479

Paddefinitionen

Vorgaben und Regeln für die Geometrie von Lötflächen im Padstack der CAD-Bibliothek.

Praktische Berechnung von Restringen für das Löten von THT-Bauteilen auf der Basis der Toleranzraumbetrachtung.

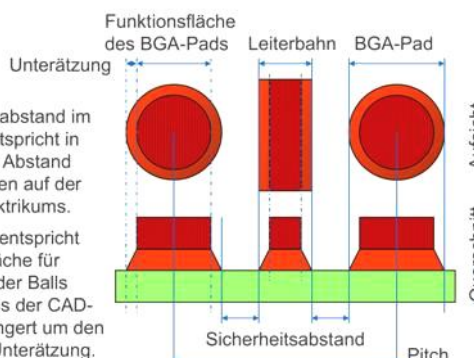
BGA : Grund- und Funktionsfläche

Regel (Funktionsfläche BGA)

$$\begin{aligned} \text{Funktionsfläche}_{(\text{BGA})} &= \text{BGAPad} - \text{Unterstützung}_{(\text{ges})} \\ &= \text{BGAPad} - 2 \cdot \text{Kupferdicke} \cdot \tan \alpha \end{aligned}$$

Hinweis

Der Sicherheitsabstand im CAD-Layout entspricht in der Praxis dem Abstand der Bildstrukturen auf der Höhe der Dielektrikums.
Für BGA-Pads entspricht die Funktionsfläche für das Aufsetzen der Balls der Vorgabe aus der CAD-Bibliothek verringert um den Betrag für die Unterstützung.



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

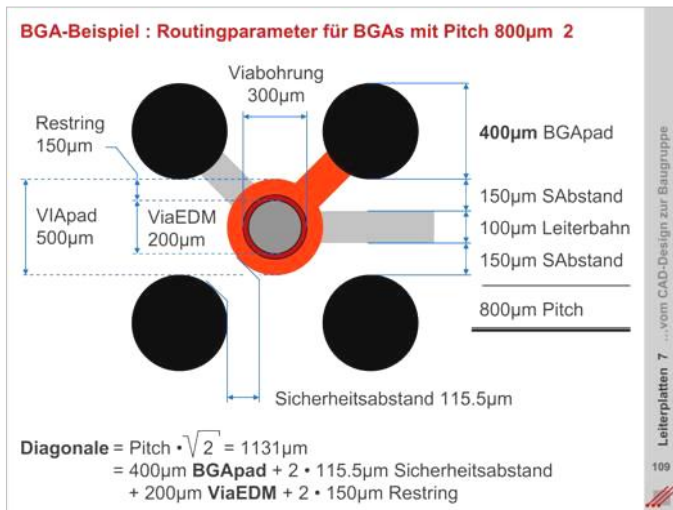
480

BGA-Pads

Ermittlung der Funktionsfläche von BGA-Pads unter Berücksichtigung der Funktionsfläche nach dem Unterätzen des Leiterbildes.

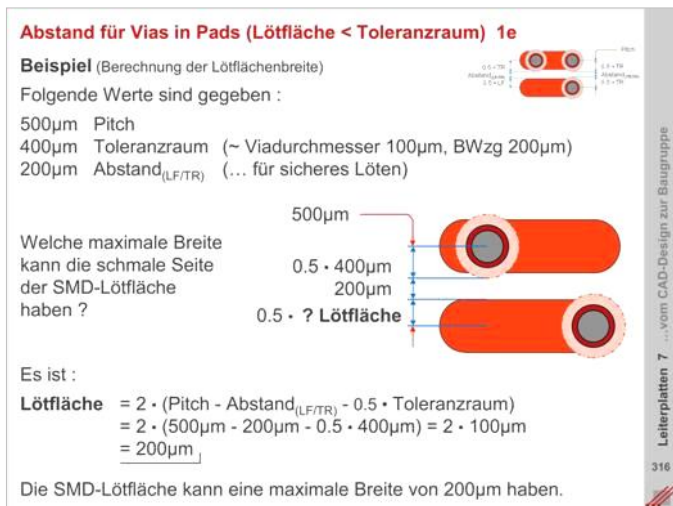
Mindestabstände zwischen den Pads von BGAs.

Querschnittsgeometrien als Maß für eine Zuverlässigkeitsanalyse.



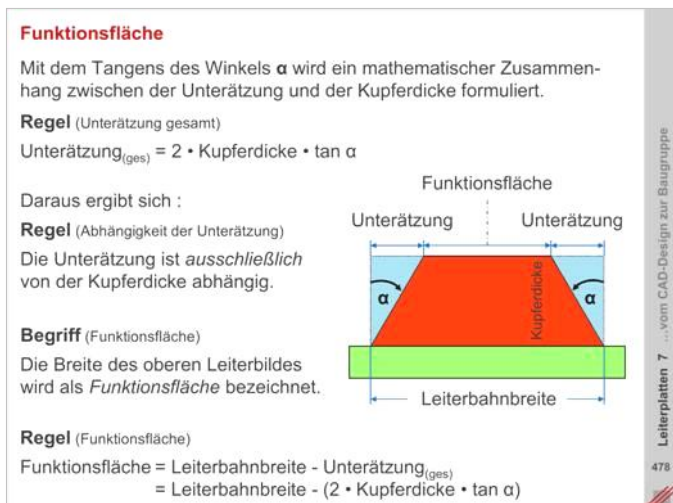
Konstruktionsregeln für BGAs

Allgemeine Designprinzipien. Elementare Geometrien für die Konstruktion der BGA-Padstacks in der Bibliothek des CAD-Systems. Berechnung von Paddurchmesser, Sicherheitsabstand, Fan-Out-Via, Viadurchmesser und Leiterbahnbreite.



Konstruktionsregeln für VIPs

Kalkulation der Geometrien für ein spezielles Routing im CAD-Layout. Berechnung von Abständen, Vias und Lötflächen für die Routingstrategie mit VIPs (i.e. ViasInPads). Erläuternde Beispielrechnungen und Übungsaufgaben für das Selbststudium.



Funktionsfläche

Die Abhängigkeit der Funktionsfläche vom Produktionsprozeß der Leiterplatte als entscheidende Größe für die verbindliche Vorhersage eines qualitativ hochwertigen Lötprozesses. Die Rückätzung als Maß für die Qualität einer Leiterplatte.

Nutzen + Produktionszuschchnitt : Begriffe

Für die Baugruppenproduktion muß die Leiterplatte in den Bestückungsautomaten zuverlässig transportiert werden können und sie muß mechanisch stabil sein. Insbesondere kleinere und/oder starrflexible Leiterplatten werden deshalb in einem Lieferrahmen (~ Bestückungsnutzen) gefertigt.

Hinweis (Bestückungsnutzen)
Die Größe des Bestückungsnutzens muß mit dem Baugruppenfertiger abgestimmt sein.

Regel (Summe Leiterplatten pro Produktionszuschchnitt)

Produktionsnutzen	4-fach
Lieferrahmen	8-fach

$\Sigma_{\text{(Leiterplatten)}} = \text{Produktionsnutzen} \cdot \text{Lieferrahmen} = 32$

Verdrehschutz
Paßmarke
Fiducial

Leiterplatten 7 ... vom CAD-Design zur Baugruppe
532

Bestückungsnutzen

Die Nutzengestaltung unter dem Gesichtspunkt einer effektiven und kostenoptimierten Produktion von Leiterplatten und Baugruppen. Empfohlene Nutzenformate. Hinweise zur Ermittlung preiswerter Leiterplattenformate.

Lieferrahmen : Beispiel 1

1 Nutzengestaltung

✓ Je zwei starrflexible Leiterplatten sind im Nutzen für die Bestückung der Baugruppe montiert. Über den Nutzenrahmen werden die Leiterplatten aufgenommen und in den Maschinen transportiert. Paßbohrungen sorgen für eine Vorjustierung der Leiterplatte und für einen Verdrehschutz. Die Innenkonturen sind bereits gefräst. Nach der doppelseitigen Bestückung werden die Baugruppen auf Funktion geprüft und dann vereinzelt.

Die Baugruppen liegen jetzt für den Einbau in das Endgerät vor.

Leiterplatten 7 ... vom CAD-Design zur Baugruppe
531

Nutzengestaltung

Geometrische Anforderungen an die Bestückbarkeit von Leiterplatten-nutzen.

Strategien für die Gestaltung von Bestückungsnutzen für starre und starrflexible Leiterplatten respektive Baugruppen.

Automatisch nicht prüfbare Strukturen : Vias und Pads

Als verbindliche Funktionsprüfung wird zum Ende der Fertigungsablaufs einer Leiterplatte ein elektronischer Test ausgeführt.

Fehler, die *nicht* zu einer direkten Unterbrechung oder einem nachweislichen Kurzschluß im Leiterbild führen, sind damit jedoch nicht detektierbar.

Beispiel (Rückstände in der Hülse)
Die metallisierten Rückstände in den verunreinigten Bohrhülsen werden nur bei einer manuell-optischen Inspektion auffällig.

Der Leiterbahndefekt wird beim E.-Test erkannt, die Beschädigung des Pads dagegen nicht. Dazu bedarf es einer sehr aufwendigen optischen Inspektion.

Quelle : Susanne Grube (ILFA) 2x

Leiterplatten 7 ... vom CAD-Design zur Baugruppe
484

Verifikation

Bewertung der finalen Prüfbarkeit von Leiterplatten.

Durch automatische Prüfungen nicht detektierbare Mängel auf Leiterplatten.

Der Einfluß qualitativer Fehler auf die langfristige Zuverlässigkeit von Baugruppen.

Automatisch nicht prüfbare Strukturen : Benetzungsfehler

Benetzungsfehler sind meistens die Folge einer Kontamination des Kupfers auf der Leiterplattenoberfläche. Die Endoberfläche (~ "Finish") kann dann keine zuverlässig haftende Verbindung mit der Kupferoberfläche eingehen.

Der Kontrast der unterschiedlichen Oberflächen auf dem Pad reicht nicht aus, um diesen Fehler mit dem AOI-Automaten erkennen zu können. Weil die Oberfläche fast immer elektrisch leitfähig bleibt, wird die unvollständige Benetzbarkeit beim elektronischen Test mit einem Nadeladapter ebenfalls nicht erkannt.

Quelle : Susanne Grube (ILFA)

Beispiel

Ursprüngliche Kupferoberfläche auf der Leiterplatte vor dem Prozessieren des Hot-Air-Levelings



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

480

Verifikation

Analyseverfahren und Untersuchungsmethodik. Bleifreie Lötstellen. Laufende Qualitätskontrollen. AOI-Inspizierbarkeit. Voids. Verfügbare Prüfmethoden. Grenzen und Möglichkeiten. Bewertung von Fehlerbilder.

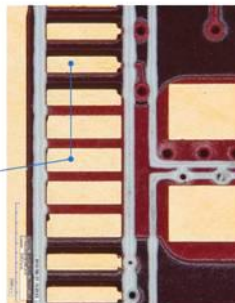
Analyse der Baugruppenspezifikation

Die CAM des Leiterplattenherstellers ist an der Schnittstelle zwischen der virtuellen CAD-Konstruktion und der realen Fertigung der Leiterplatte und nachfolgend der Baugruppe. Mit der Produktion der Leiterplatte werden alle Geometrien festgelegt, mit denen der Baugruppenproduzent dann später zurechtkommen muß. Die Analyse der stabilen, kostengünstigen und zuverlässigen Produzierbarkeit der Baugruppe muß deshalb von der CAM des Leiterplattenherstellers übernommen werden.

Beispiel

Die Lötflächen sollen eigentlich die gleiche Grundfläche haben. Durch die Unterlegung mit einer Massefläche sind die mittleren Lötflächen größer. Die Lotpaste wird dort anders aufschmelzen und das kann zu minderwertigen Lotverbindungen führen.

Für den Leiterplattenhersteller ist diese Geometrie aber völlig unproblematisch.



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

479

Designvorgaben

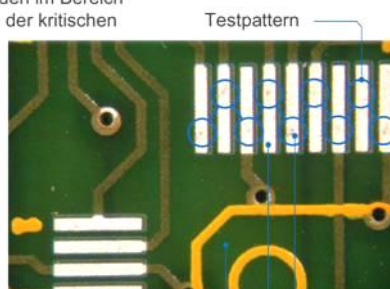
Richtlinien für das CAD-Design. Paßmarken und Lötstopplack. Design for Rework. Empfehlungen für die Anordnung von Bauteilen. Der bestückungsgerechte Einsatz von Durchkontaktierungen. Wärmebelastung und -minimierung durch den Einsatz von Wärmefallen.

Elektronische Prüfung : Testpattern und Nadelabdrücke

Die einzelne Nadel eines mechanischen Adapters übt einen Druck von bis zu 200pond (i.e. 2 N) auf eine Lötfläche aus. Die Adaption der Nadelspitze ist auf den SMD-Pads deutlich zu erkennen. Diese Beschädigung der Pads schließt ein Bonden im Bereich der Abdruckstellen wegen der kritischen Qualität der Oberfläche in diesem Bereich aus.

Die Prüfnadeln können nicht in Reihe platziert werden, weil es sonst einen Kurzschluß zwischen den Nadeln geben würde.

Notwendig ist ein Auslenken der Nadeln in einem Testpattern, das bereits in der Bibliothek von CAD für das Bauteil definiert werden sollte.



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

483

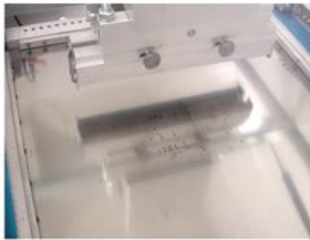
Funktionsbewertung

Baugruppen- und Fehlerbewertung. Einstufung der Qualität und Zuverlässigkeit einer elektronischen Baugruppe. Anforderungen an elektronische Geräte. Inspektionskriterien für die Funktion von Leiterplatten und Baugruppen.

Elementare Geometrien : Rechteck + 2 Halbkreise

Aufgabe (Lotpastenhaftung)

Gegeben sind ein gerundetes SMD-Pad mit einem Lotpastenpad von $0.6 \times 2.2\text{mm}$ und eine $100\mu\text{m}$ dicke Pastenschablone. Damit die Lotpaste beim Druck auf die Leiterplatte auslöst, muß die Adhäsionskraft ($\sim$ Haftkraft) auf der Oberfläche des SMD-Pads größer sein, als an der zugehörigen Wandung in der Pastenschablone. Die Bedingung "(Lotpastenpad-) Fläche > Innenwand" muß erfüllt sein.



(Metall-) Pastenschablone im Drucker

$$\begin{aligned}\text{Fläche} &= (a \cdot b) - (0.2146 \cdot a^2) \\ &= (0.6 \cdot 2.2) - 0.077 \\ &= 1.24 \text{ [mm}^2\text{]}\end{aligned}$$

$$\begin{aligned}\text{Innenwand} &= (2 \cdot (b - a) + (\pi \cdot a)) \cdot h \\ &= (2 \cdot 1.6 + 1.88) \cdot 0.1 \\ &= 0.508 \text{ [mm}^2\text{]}\end{aligned}$$

Die Fläche des Lotpastenpads ist also deutlich größer als die Innenwand der Schablone.



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

478

Schablonendruck

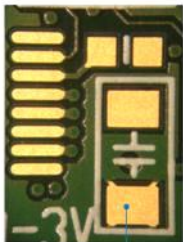
Lotpastenapplikation und Lotpastenvarianten. Lotpasteninspektion. Flußmittel, Auftragsverfahren und Lotpastenschablonen. Druckparameter.

Berechnungsmodelle für das Auslösen von Lotpaste. Geometrien im Padstack der CAD-Bibliothek.

Elementare Geometrien : Rechteck + 1 Halbkreis

Aufgabe (Lotpastenvolumen)

Die Qualität der Lötung von Bauformen des Typs 2512 soll beurteilt werden. Dazu muß das Lotvolumen bekannt sein. In der CAD-Bibliothek sind im Padstack quadratische SMD-Pads mit einem Maß von $2.7 \times 3.7\text{mm}$ angelegt. Das Lotpastenpad hat ein Maß von $2.5 \times 3.5\text{mm}$. Der Lotpastendruck soll mittels einer $150\mu\text{m}$ dicken Metallschablone durchgeführt werden.



Bauform 2512

$$\text{Volumen} = ((a \cdot b) - (0.8584 \cdot r^2)) \cdot h$$

Weil $r = 0$ ist, ist:

$$\begin{aligned}\text{Volumen} &= a \cdot b \cdot h \\ &= 2.5 \cdot 3.5 \cdot 0.15 \text{ [mm}^3\text{]} \\ &= 1.31 \text{ [mm}^3\text{]}\end{aligned}$$



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

479

Lotpastenvolumen

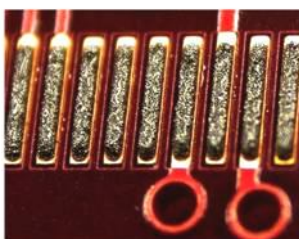
Berechnungsmodelle für die aufzubringenden Lotpastenvolumina auf einer Lötfläche.

Bewertung der Lötqualität und Vorgaben für eine systematische Beurteilung von Lötprofilen und Lötergebnissen.

Elementare Geometrien : Kugel

Hinweis (Lotkugel)

Lotlegierungen bestehen aus einem pastösen, kugelförmigen Substrat. Allgemein gilt, daß mindestens 5 Lotkugeln nebeneinander in die Schmalseite einer Schablonenöffnung passen sollen. Nimmt die Geometrie eines Bauteilanschlusses ab, dann nimmt auch die Geometrie des Lotpastenpads ab. Die Schablonenöffnung wird schmaler und daher müssen die Lotkugeln im Durchmesser kleiner werden. Mit abnehmendem Kugelvolumen nimmt die reaktive Kugeloberfläche zu und damit die Oxidationsbereitschaft der Lotlegierung.



Lotpastendruck auf SMD-IC-Pads

Lotkugel Ø	Oberfläche : Volumen
8 µm	750.00 : 1
11 µm	545.45 : 1
15 µm	400.00 : 1
38 µm	157.89 : 1
45 µm	133.33 : 1
75 µm	80.00 : 1



Leiterplatten 7 ... vom CAD-Design zur Baugruppe

480

Lotpastengeometrien

Geeignete technische Lötverfahren für die Bestückung von Finepitch-Bauteilen.

Zusammenhänge zwischen den Vorgaben aus der CAD-Bibliothek und der zu wählenden Korngröße für die einzusetzende Lotpaste.

Ihr Referent



Helge Schimanski

Studium Physikalische Technik an der FH Wedel

Abschluss 1991: Dipl.-Ing (FH) Physikalische Technik

Berufliche Tätigkeiten:

Mai 1991 – April 1998: CEM GmbH:

Prozesstechnik (Drucken, Bestücken, Löten elektronischer Baugruppen). Baugruppen- und Leiterplattenbewertung. Projektleitung bei der Bearbeitung von Entwicklungs- und Untersuchungsdienstleistungen für Industriekunden.

Seit Mai 1998: Fraunhofer ISIT, Abteilung Modulintegration mit den Schwerpunkten :

Leitung des ISIT-Applikationszentrums für innovative Baugruppenfertigung und des ISIT-Rework Centers. Einwerbung und Projektleitung von öffentlichen Forschungsprojekten. Einwerbung und Projektleitung von bilateralen Forschungs- und Entwicklungsprojekten für Industriekunden.

Leitung der ISIT-Seminaraktivitäten, InHouse-Schulungen und praktischen Trainings (Baugruppenfertigung, Prozeßtechnik, manuelles Löten, Rework, u.a.). Prozessberatung.

Mitglied im ZVEI Ad-hoc Arbeitskreis "Repair/Rework", Arbeitskreis "Zuverlässigkeit von Leiterplatten", FED-Arbeitskreis "Baugruppe", "Hamburger Lötzirkel", VDE/VDI Arbeitskreis "Prüftechniken in der Elektronikproduktion".

Ihr Referent



Arnold Wiemers ist der Leiterplatte seit 1983 verbunden. Von 1985 bis 2009 war er bei der ILFA GmbH in Hannover beschäftigt.

Er war dort verantwortlich für die Fachbereiche CAD und CAM, für die Auftragsvorbereitung und für die technischen Dokumente der Firma ILFA im Internet.

Er ist seit 1982 freier Softwareentwickler (ISW), vornehmlich für branchentypische Applikationen im Bereich der Leiterplatte, wie die Kalkulation und die Fertigungssteuerung von Leiterplatten.

Diverse Fachveröffentlichungen. Referent für Seminare, Konferenzvorträge und Workshops zum Thema Leiterplattentechnologie (MFT, MPS, Impedanz, Multilayersysteme, Designregeln, Gerber, LP2010).

Vom IPC zertifizierter CIS, CID, CID+ und Instructor. Vom FED zertifizierter ZED-Designer. Mitarbeit im AK-DesignChain des ZVEI.

Die LeiterplattenAkademie

Die Sicherung des Standortes Deutschland in Europa und der Erhalt der internationalen Wettbewerbsfähigkeit setzt sowohl die systematische als auch die kontinuierliche Qualifikation der Mitarbeiter/innen eines Unternehmens voraus.

Die wirtschaftliche Leistungsfähigkeit einer Industriegesellschaft und ihre technologische Kompetenz am Weltmarkt wird (auch) durch die Qualität ihrer Elektronikprodukte bestimmt.

Das erfordert eine fachlich hochwertige Aus- und Weiterbildung.

Die zentrale Aufgabe der LeiterplattenAkademie ist, das Fachwissen aus den Bereichen der Schaltungsentwicklung, des CAD-Designs, der CAM-Bearbeitung, der Leiterplattentechnologie und der Baugruppenproduktion in Seminaren, Workshops und Tutorials zu vermitteln.

Seminare und Teilnahmegebühren

Das Seminar/Tutorial ist **2-tägig**. Seminarzeit ist von 9.00h bis 17.00h.

Freies Seminar/Tutorial

Das Seminar/Tutorial "**Leiterplatten 7 ...vom CAD-Layout zur Baugruppe**" wird in Kooperation mit Herrn Helge Schimanski vom Fraunhofer-Institut ISIT in Itzehoe durchgeführt.

Freies Seminar/Tutorial

Die Durchführung liegt bei der LeiterplattenAkademie. Die Termine werden via Mailing, eMail, Internet oder Presseveröffentlichungen mitgeteilt.

Die Teilnahmegebühr beträgt 890,00 € zzgl. MwSt. pro Person. Enthalten sind ausführliche Seminarunterlagen, das Teilnahmezertifikat, Mittagessen und Getränke.

InHouse

Wir führen das Seminar auch InHouse durch. Bitte informieren Sie uns über Ihre Terminwünsche. Die Schwerpunkte der Seminarinhalte können auch gerne auf Ihre Wünsche abgestimmt werden.



Die LeiterplattenAkademie

Die LA - LeiterplattenAkademie GmbH ist eine Schulungs- und Weiterbildungseinrichtung für die Fachbereiche

Schaltungsentwicklung

CAD-Design

CAM-Bearbeitung

Leiterplattentechnologie

Baugruppenproduktion

Die Akademie versteht sich als Partner für öffentliche Einrichtungen und Unternehmen der Wirtschaft, die in vergleichbaren Feldern engagiert sind.



LA - LeiterplattenAkademie GmbH
Krefelder Straße 18
10555 Berlin

Telefon

(030) 34 35 18 99

Telefax

(030) 34 35 19 02

eMail

info@leiterplattenakademie.de

Internet

www.leiterplattenakademie.de