FPGA-Kongress

ELEKTRONIK PRAXIS

21.-23. Mai 2019 in München

Arnold Wiemers

Starrflexible Multilayer für den Highspeed-Data-Transfer

LeiterplattenAkademie

	Vorwort …Starrflexible Leiterplatten	3
1	Allgemeine Strategien für die Konstruktion	12
2	Allgemeine Bauvarianten	19
3	Impedanzen	28
4	Signalgeschwindigkeit	34
5	Funktionsmoduln	41
6	Multilayerdokumentation	44
7	Embedded Components	50
	Informationen zur LeiterplattenAkademie GmbH	55

Vorwort

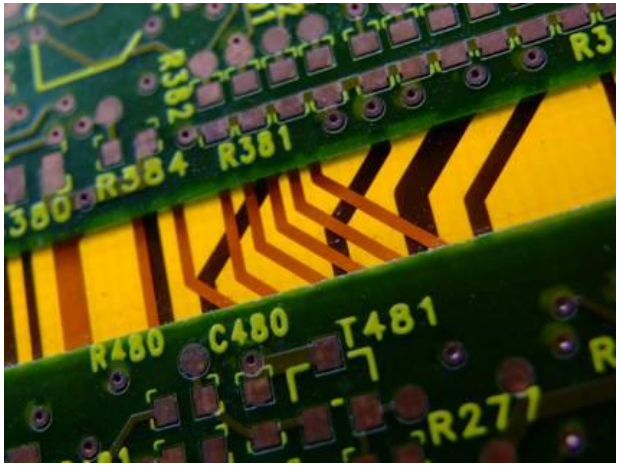
Entrèe

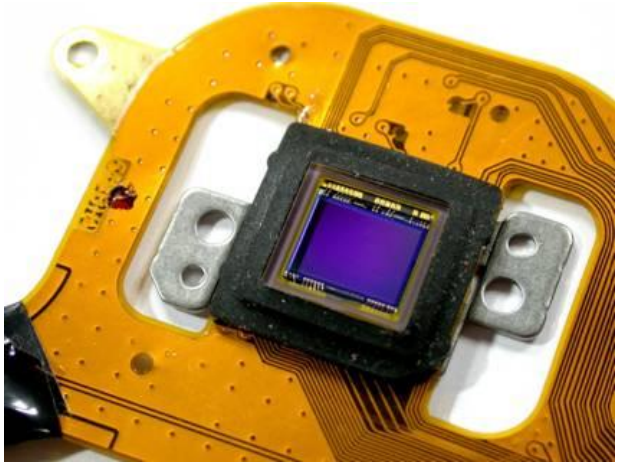
Starrflexschaltungen sind seit einigen Jahren „en vogue“, sozusagen DER aktuelle Trend auf dem Leiterplattenmarkt.

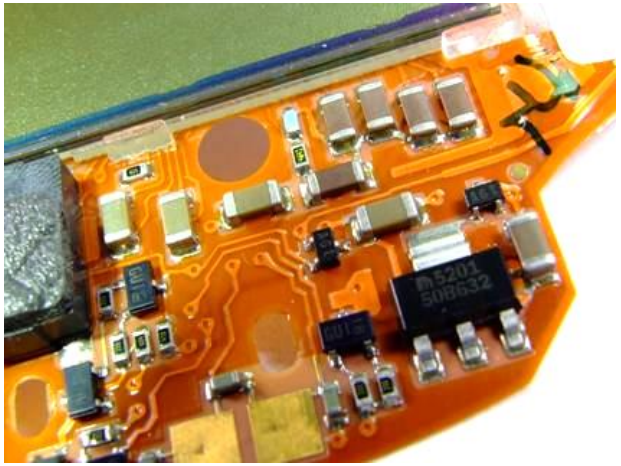
Der Wunsch nach platzsparenden und zudem technisch anspruchsvollen Lösungen für die Bewältigung komplexer geometrischer und funktioneller Aufgabenstellungen kann von diesen Produkten erfüllt werden.

Noch vor wenigen Jahren war die flexible oder starrflexible Schaltung vornehmlich nur in der großen Serie erfolgreich.
Nicht zuletzt haben die Fortschritte in der Herstellungstechnologie bei den mittelständischen Leiterplattenfertigern dazu geführt, daß dieses Produkt heute auch in kleineren Stückzahlen verfügbar geworden ist.

Flexible und starrflexible Leiterplatten eröffnen ein breites Spektrum an Möglichkeiten und helfen, die Kosten für eine Anwendung zu senken.







Anwendungsbereiche

Flexible und starrflexible Leiterplatten kommen dort zum Einsatz, wo dies geometrisch von Vorteil ist (geringer Platzbedarf) oder wo sich wirtschaftliche Vorteile ergeben (Montage einzelner Komponenten entfällt, Steckerverbindungen und Kabel können eingespart werden).

Anwendungen finden sich im Maschinenbau (Verbindung beweglicher Komponenten), in der Medizintechnik (Prothetik : Einsatz von Elektronik in künstlichen Gelenken, Magen-Darm-Prävention : gekapselte Kamerasysteme), beim Einsatz mobiler Elektronik (MDA-Bereich), in der Haustechnik (im Zylinder von Türschlössern), im Modellbau (Eisenbahnen, Flugzeuge) und in der Sensorik (Kontaktabnahme bei bewegten Meßgebern).

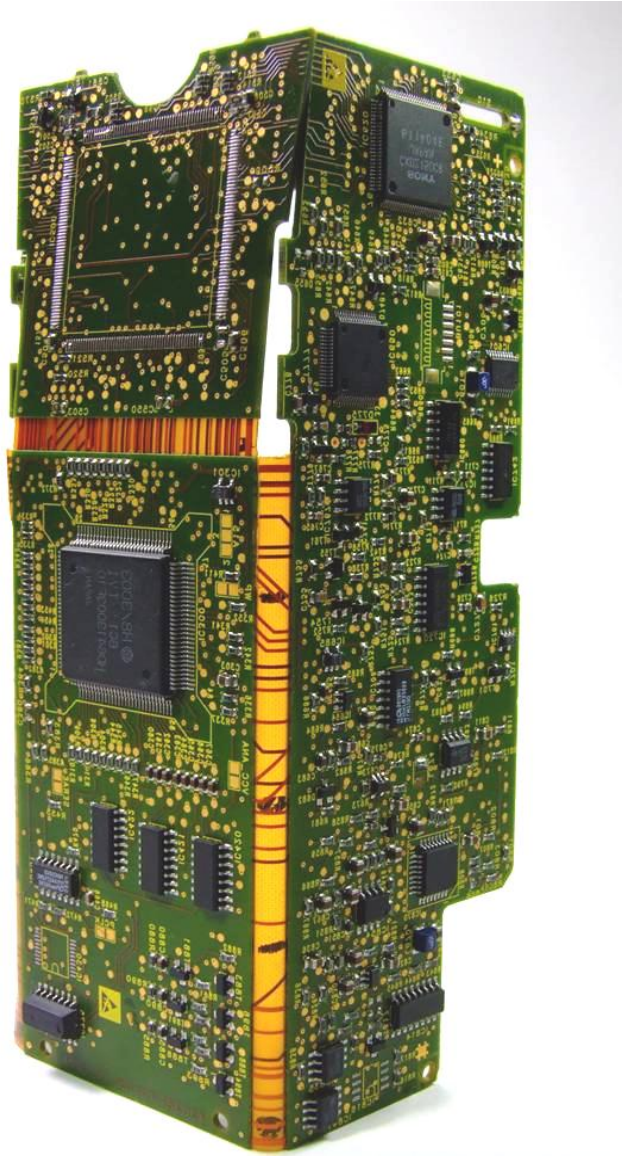


Die Unterhaltungselektronik (digitale Videokameras und Fotoapparate, MD-, MP3-Player) ist ohne diesen Leiterplattentyp nicht denkbar.

Die Elektronik im Kfz-Bereich wird für einen zusätzlichen Schub sorgen und auch in eher konservativen Sparten wie der Luft- und Raumfahrt nimmt der Einsatz starrflexibler Schaltungen zu.

Starrflexible Leiterplatten : Technologie

Es gibt keine Limitierung für die Anzahl der Lagen in einem Starrflex-multilayer (von den Kosten einmal abgesehen). Die heute geforderte höhere Leistungsfähigkeit von elektronischen Baugruppen ist bei oft geringem Platzbedarf und extrem kompakt plazierten Bauteilkomponenten auch bei starrflexiblen Schaltungen möglich.



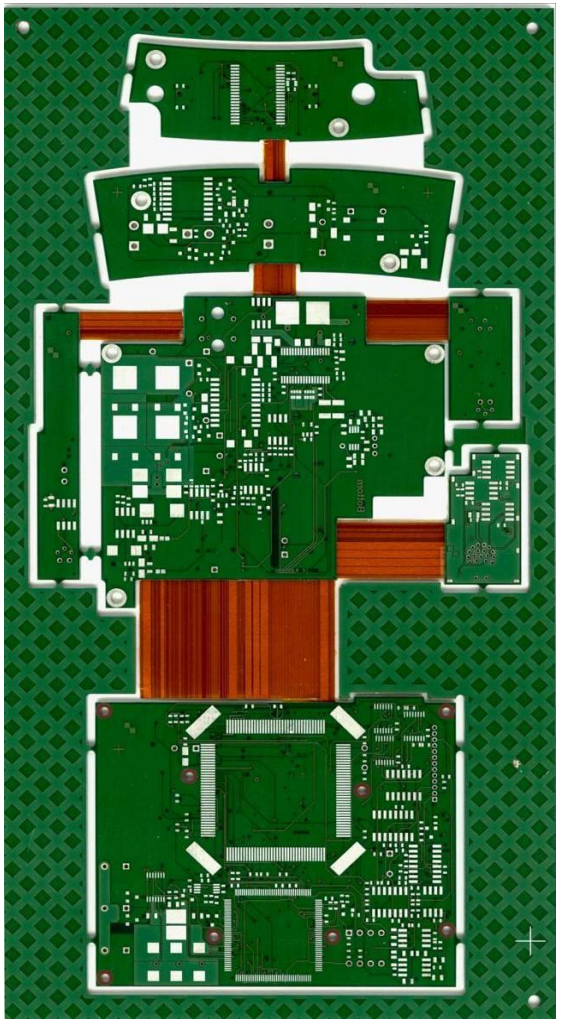
In Kombination mit der Miniaturisierung in der Leiterplattentechnologie (Microvia und Microline) stehen alle Layoutstrategien zur Verfügung, die sich bei starren Leiterplatten in den letzten Jahren ausgeprägt haben.

Auf den starren Teilbereichen eines Starr-flexmultilayers kann das CAD-Design alle üblichen Vorteile der selektiven Kontaktie-rungsvarianten nutzen (zB. Blind Vias und Buried Vias). Folglich können also auch hochpolige Chips (…vor allem µBGAs) eingesetzt werden.

Kosten

Die Entscheidung für die aufwendige und teure starrflexible Schaltung fällt im Vergleich zu einer Standardleiterplatte nicht immer leicht.
Der wesentliche Unterschied zur starren Leiterplatte besteht jedoch in der Betrachtung der gesamten *Systemkosten*.

Die Kalkulation muß die Ersparnis diverser Bauteile (Stecker), die Reduzierung des Aufwandes für Bestückung und Montage berücksichtigen (i.e weniger Arbeitsgänge, einfachere und effektivere Fehlersuche), den kompakteren Aufbau (kleinere Gehäuse), die Gewichtsreduzierung der Baugruppe, die Vorteile in der technischen Funktion (Zuverlässigkeit der Verbindung, Schirmung, EMV).

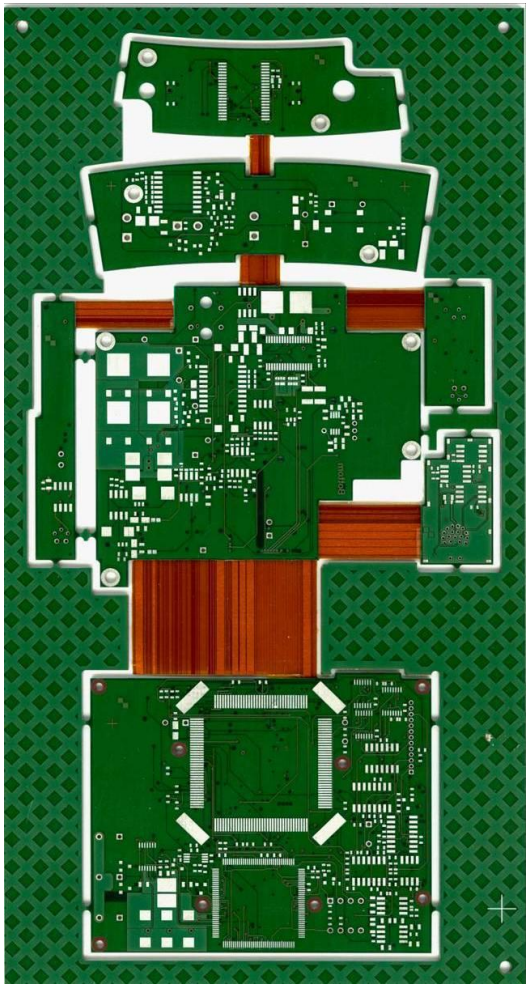


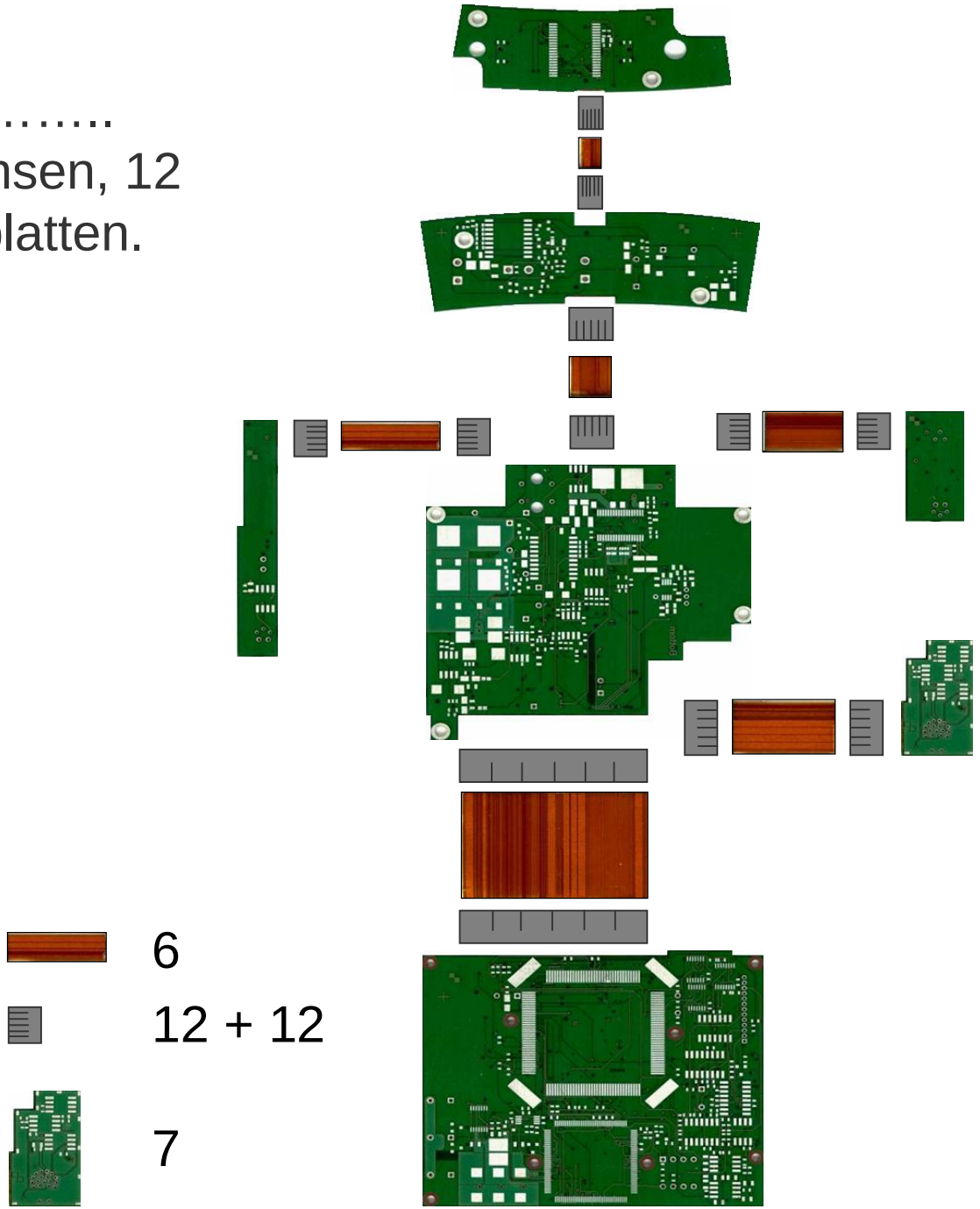
Für die Zuverlässigkeit starrflexibler Leiterplatten sprechen die zahlreichen Anwendungen in der Avionik.
Das die Kosten vertretbar sind, zeigt sich am massenhaften Einsatz flexibler und starrflexibler Schaltungen im Bereich Automotive.

Strategische und wirtschaftliche Optionen

Beispiel

1 Starrflexmultilayer ersetzt…….
6 Kabelverbindungen, 12 Buchsen, 12 Stecker und 7 einzelne Leiterplatten.





Vorbemerkung zu Highspeed-Leiterplatten

Es gibt 4 elementare Anforderungen für einen effektiven Lagenaufbau und für die zuverlässige Funktion einer Highspeed-Baugruppe.

1. Powerintegrität Die Entkopplung einer elektronischen Schaltung kann standardseitig durch breitbandig wirkende kapazitive Powerplanes mit einem Abstand von 50µm erfolgen. Eventuell müssen nur wenige lokale Kondensatorgruppen ergänzt werden.

2. EMV EMV-Emissionen (intern + extern) und/oder die Störabstrahlung eines Gerätes können durch die Metallisierung der Leiterplattenkanten drastisch reduziert werden.

3. Signalintegrität Definierte GND-Bezugslagen für den Rückstrom erlauben eine Optimierung der Signalintegrität. Bei mehreren Signallagen sind mehrere Bezugslagen sinnvoll.

4. Eigenstörung Störstrahlung, die durch die VCC-Planes der Baugruppe verursacht wird (“Interne EMV”), kann auf ein Minimum reduziert werden, wenn die VCC-Planes durch GND-Planes gegen die Signallagen abgeschirmt werden.

…auf ein Wort…

lat. "integritas"

- [unversehrt], [unbeschädigt], [unbeschränkt]

Ergo ist Signal*integrität* der unbeschädigte Transfer einer elektronischen Information von einem Netzpunkt zu einem anderen Netzpunkt.

Ergo ist Power*integrität* die unversehrt zur Verfügung gestellte Energie, die erforderlich für den Betrieb einer elektronischen Komponente ist.

Die Konstruktion eines CAD-Designs erfolgt immer in Erwartung einer Qualität respektive einer Funktion, die ein Produkt in der Zukunft haben wird/soll.
Die spätere Integrität der Funktion einer Baugruppe setzt die **Kontrolle** über das Design voraus. Vordergründig bedeutet das die Kontrolle der elektrophysikalischen Funktionen auf den einzelnen Flächen/Lagen eines Multilayers. Die übereinander gestapelten Flächen/Lagen definieren dann letztlich nichts anderes als einen virtuellen Raum.

- *Ergo ist Integrität die Kontrolle der Flächen und der Räume auf einer Leiterplatte, die sich durch die CAD-Konstruktion ergeben.*

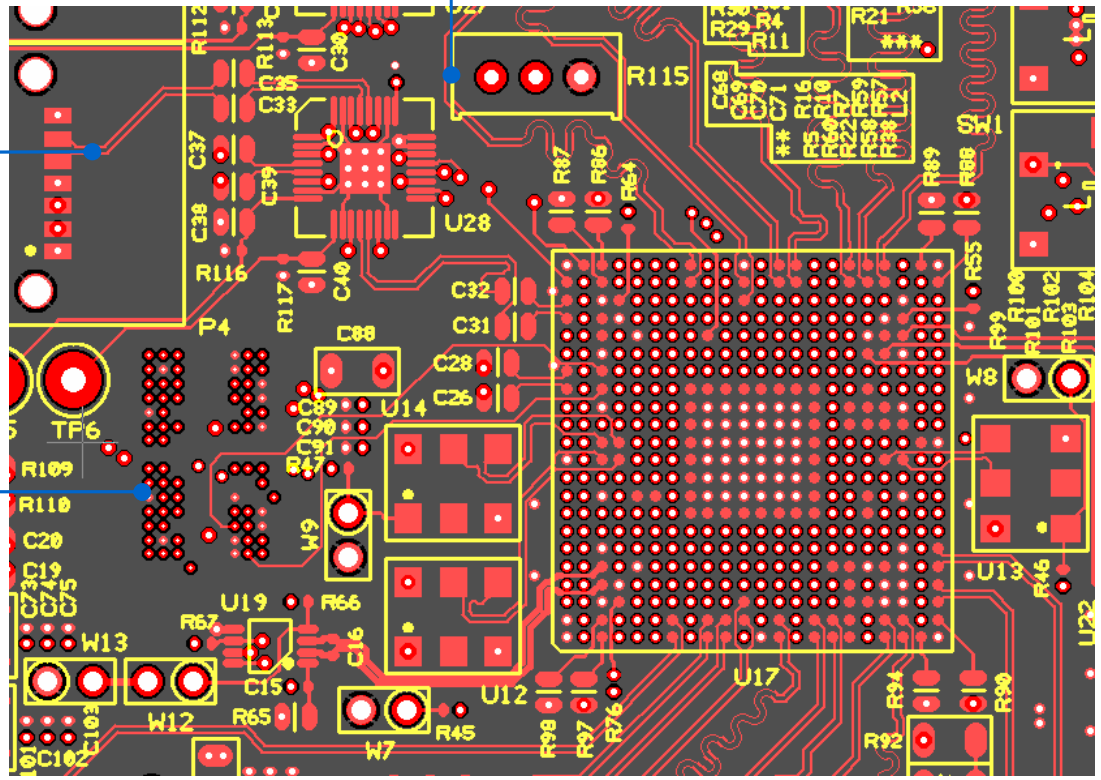
Plazierung von Bauteilen im CAD-Layout

Jedes Bauteil benötigt für sich eine Grundfläche, die auf der Leiterplatte zur Verfügung gestellt werden muß.

Alle Bauteile werden zu Beginn der Erstellung des CAD-Layouts auf der (…späteren) Leiterplattenfläche mit einem *notwendigen Abstand* zueinander verteilt.

Für den **Signaltransfer** muß dieser Abstand mit Leiterbahnen überbrückt werden.

Für die **Stromversorgung** muß Energie an die Bauteile herangeführt werden.



Im Idealfall sind die Signalverbindungen über **Leiterbahnen** direkt und kurz geführt.

Durch den Einbau von **Powerplanes** im Lagenaufbau eines Multilayers kann die Energieversorgung vor Ort zuverlässig sichergestellt werden.

Allgemeine Strategien für die Konstruktion von Multilayern

Allgemeine Strategie für die Konstruktion eines Multilayers 1

Die Konstruktion eines Multilayers orientiert sich an der Anwendung in der Praxis. Technische, geometrische, mechanische und wirtschaftliche Bedingungen fließen in die Konstruktion ein.

1 **Prüfen physikalischer Anforderungen**

Parameter für die EMV, Impedanz, Signallaufzeit, Spannungs-potentiale, Durchschlagsfestigkeit und Entwärmung sind physikalisch *dominant* und müssen *zuerst* geprüft werden.

2 **Festlegen der Enddicke des Multilayers**

Die klassische Dicke eines Multilayers liegt bei 1.50-1.60mm. Gehäuse, Einschubschienen in Standardracks oder definierte Steckverbindungen (z.B. PCI) sind der Grund dafür.

3 **Ermitteln der Anzahl der Signallayer**

Bei komplexen Bauteilen mit sehr vielen zu verdrahtenden Pins kann das über ein Standard-FanOut ermittelt werden. Gegebenenfalls ergibt das Proberouting der elektronischen Komponente mit der höchsten Anschlußanzahl und der höchsten Anschlußdichte die voraussichtliche Lösung.

Allgemeine Strategie für die Konstruktion eines Multilayers 2

4 Ermitteln der Anzahl der Powerplanes (Stromversorgung)

Die Powerplanes sollten von Beginn an als ganzflächige Stromversorgungen angedacht werden.
Die Anzahl der verschiedenen zu beachtenden Potentiale bestimmt die Anzahl der Powerplanes. Für die Hauptstromversorgungen VCC und GND sollte ein jeweils eigener Layer eingeplant werden.
Stromtragfähigkeit und Entwärmung können über die Kupferdicke angepaßt werden.

5 Ermitteln der Anzahl der Powerplanes (EMV, Signalintegrität)

Bei Baugruppen, die impedanzdefinierte Signale im Highspeed-Bereich verarbeiten sollen, müssen Powerplanes für den Rückstrom und als Impedanzbezug eingeplant werden.
Wie viele Powerplanes erforderlich sind, ergibt sich aus den Vorgaben des Schaltplanes und aus den Berechnungen der Impedanzwerte.

6 Auswahl des Basismaterials

Das Basismaterial muß mechanisch belastbar sein. Multilayer für großflächige Baugruppen müssen dicker sein, als 1.50mm. Enddicken von 3.50-4.00m sind relativ unkompliziert herstellbar. Leiterplatten für kleinflächige Baugruppen können dünner sein als 1.50mm. Mindestdicken bis 200µm sind möglich.

Material auf Papierbasis ist für Multilayer ungeeignet.

Als universelles Material ist FR4 eine gute Lösung.

Starrflexible Multilayer sind immer Hybridaufbauten aus Polyimid im flexiblen und üblicherweise FR4 im starren Bereich.

Baugruppen für die Verarbeitung hochfrequenter Signale benötigen oft individuell zugeordnete Materialien auf der Basis von PTFE oder PEEK oder Hydrocarbon. Diese Materialien sind sehr oft weich und biegsam und können als Multilayer im Prinzip nur in Kombination mit FR4 stabil ausgelegt werden.

Allgemeine Strategie für die Konstruktion eines Multilayers 4

7 Auswahl der Multilayerbauvariante

Multilayer mit innenliegenden Kernen sind die technisch und wirtschaftlich einfachste Variante, wenn der Aufbau einheitlich (z.B. aus FR4) aufgebaut werden kann.

Multilayer mit außenliegenden Kernen sind notwendig, wenn Sondermaterialien verbaut werden sollen.
Diese Variante kann erforderlich sein, wenn Bauteile von außen in den Multilayer hinein versenkt bestückt werden.

Multilayer mit sequentiellem Aufbau sind bis zu 6 Lagen eine Lösung für kompakt aufgebaute und relativ dünne Multilayer, die in größeren Stückzahlen gefertigt werden sollen.

Die ausgewählte Bauvariante ermöglich/verhindert bestimmte Kontaktierungsvarianten.
Bei impedanzdefinierten Multilayern muß *zuerst* das Impedanz-modul berechnet werden.

8 Festlegung der Kontaktierungsstrategie

Durchkontaktierungen werden immer benötigt.

BlindVias sind notwendig bei hoher Verdrahtungsdichte.

Bei Multilayern ab 8 Lagen schaffen BlindVias auf den Innenlagen Platz für Signalleiterbahnen.

BuriedVias gestatten eine Umverdrahtung auf den inneren Lagen. Die Außenlagen sind entsprechend frei von Bohrungen Die Bauteildichte auf den Außenlagen kann dadurch erhöht werden.

Der Platzbedarf für Vias wird über die Geometrie der Bohrung und des Viapads festgelegt. Physikalische Anforderungen sind zu prüfen. Ist die Induktivität eines Vias vorrangig, dann ist der Platzbedarf nachrangig.
Bei Highspeed-Baugruppen werden Viaanhänge (~ Stubs) durch den Einsatz von BlindVias vermieden.

Allgemeine Strategie für die Konstruktion eines Multilayers 6

9 Festlegung der Qualitäten

GND, VCC und SIG sind Qualitäten, deren Zuordnung zu einer bestimmten Lage eines Multilayers die Funktion einer Baugruppe beeinflußt. Im Bauplan eines Multilayers muß die Zuordnung einer Qualität zu einer Lage ausgewiesen sein.

10 Festlegung der Lagenbezeichnung

Die Produktion der Leiterplatten, die Bestückung der Baugruppe und die Inbetriebnahme des Gerätes sind an eine präzise Logistik gebunden. Ein Vertauschen der Lagenreihenfolge hat *immer* Auswirkungen auf die Baugruppenfunktion.

11 Dokumentenbezeichnung

Jeder Multilayerbauplan ist ein eigenständiges Dokument. Nur die Zuordnung zu einem CAD-Layout stellt die Reproduzierbarkeit der Baugruppe sicher.

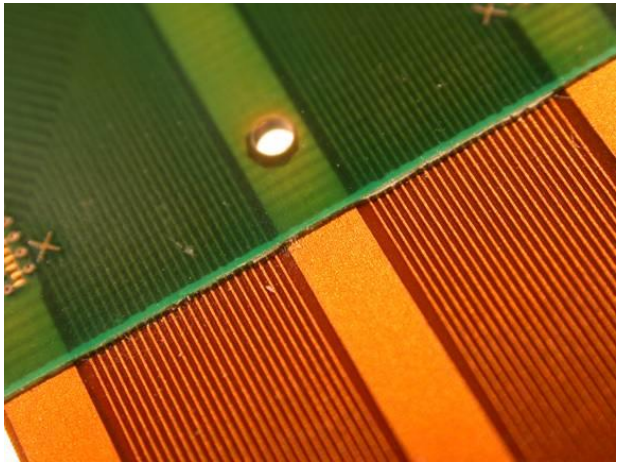
Allgemeine Bauvarianten

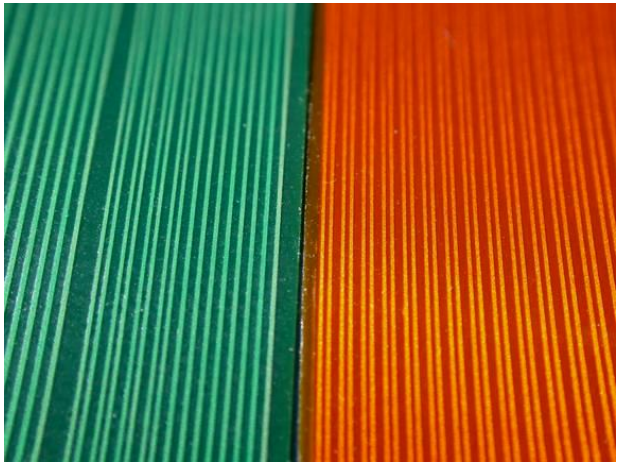
Starrflexible Multilayersysteme : Hybridmultilayer

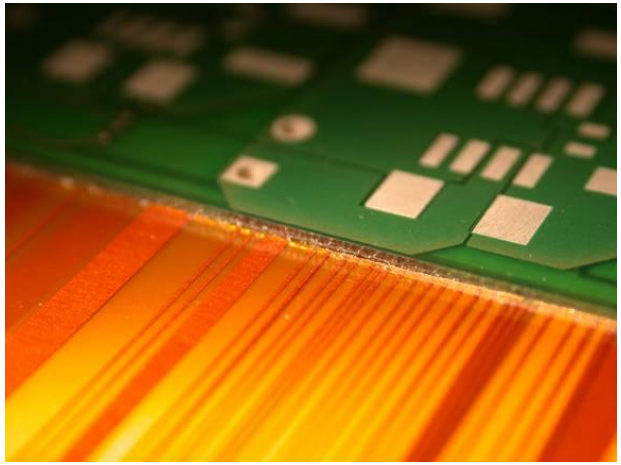
Starrflexible Leiterplatten verstehen sich zwar als eine eigenständige Leiterplattenklasse, gehören aus Sicht der organisatorischen Einbindung aber zu den Hybridmultilayern.

Es gelten alle Regeln, die für starre Leiterplatten auch gelten. Die Besonderheit bei starrflexiblen Multilayern ist die *Konstruktion des flexiblen Bereichs.* Dort kann selten mit mehr als 4 Lagen gearbeitet werden, weil sonst die gewünschten flexiblen Eigenschaften des Materialverbundes verlorengehen würden.

Abschirmungen mit Blick auf die EMV und ein Stromversorgungssystem sind im flexiblen Abschnitt der Leiterplatte kaum möglich. Allerdings kann die Signalintegrität respektive die *Impedanz* mit definierten Leiterbahngeometrien bei Beachtung der Dielektrika umgesetzt werden.

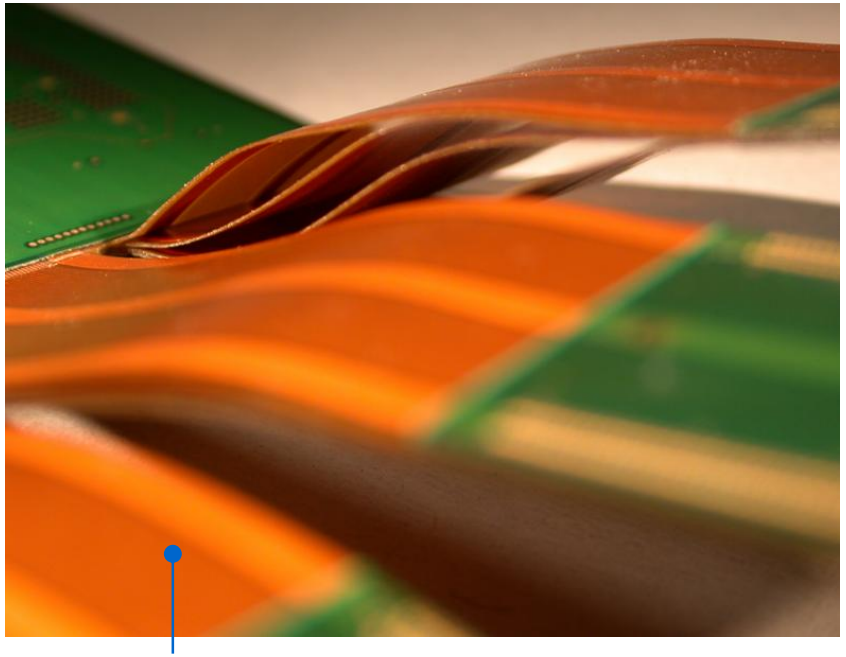






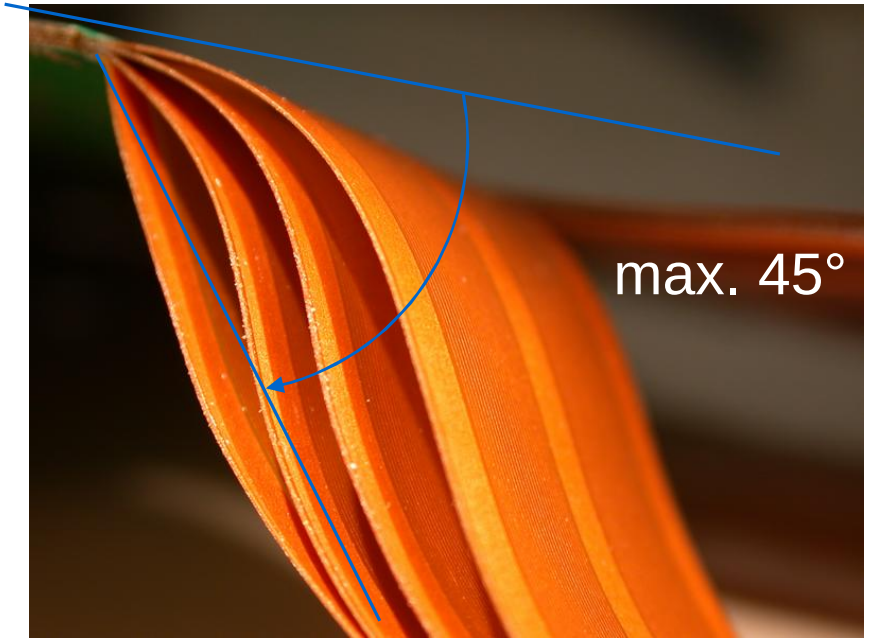
Mehrlagige Flexverbinder

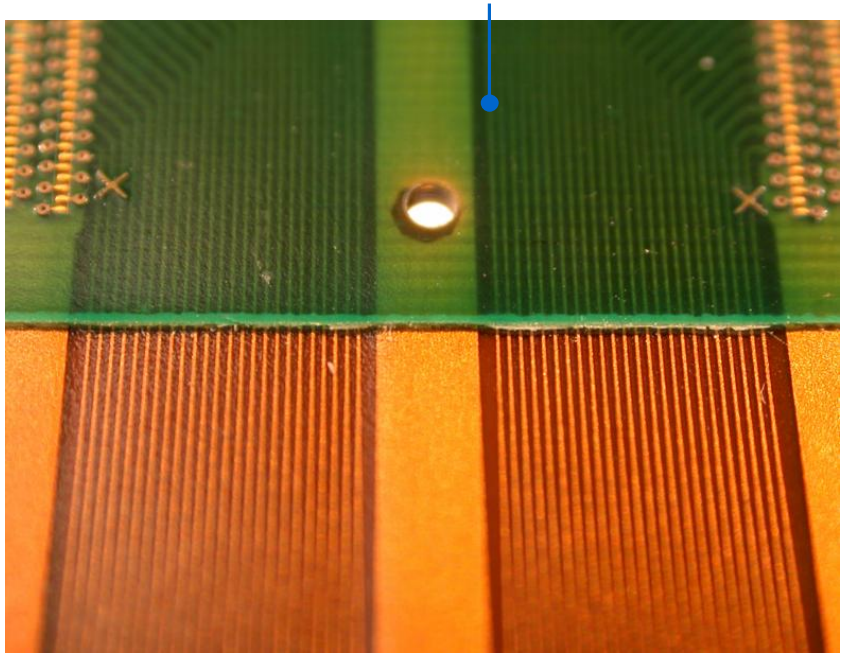
Wenn sehr viele Signale zwischen den Teilbereichen eines starrflexiblen Multilayers ausgetauscht werden müssen, dann bieten sich mehrlagige Flexverbindungen an. Sind die Flexlagen nicht verpreßt, dann bleibt eine eingeschränkte Biegedynamik bestehen.
Die physikalischen Eigenschaften (~ Impedanz) sind jedoch uneinheitlich.



Schräg-/Aufsicht Top-Layer

4x2 flexible Lagen





Geformte flexible Multilayer (Buchbindertechnik)

Flexible Formung (Buchbindertechnik)

Flexibles Polyimidmaterial ist in der Ausführung ein- oder doppelseitig biegbar.
Werden mehrere Lagen Polyimid voll-flächig verpreßt (~ verklebt), dann nimmt die Flexibilität ab.

Multilayer aus flexiblen Basismaterialien haben ab 6 Lagen die Charakteristik starrer Multilayer. Die Formung eines solchen Multilayers ist im begrenzten Rahmen möglich, wenn das Verpressen mit einem Preßwerkzeug durchgeführt wird, mit dem die Form der fertigen Leiterplatte abgebildet werden kann.

Die Fertigung solcher Produkte ist aufwendig und teuer.



12-Lagen Multilayer aus Flexmaterial

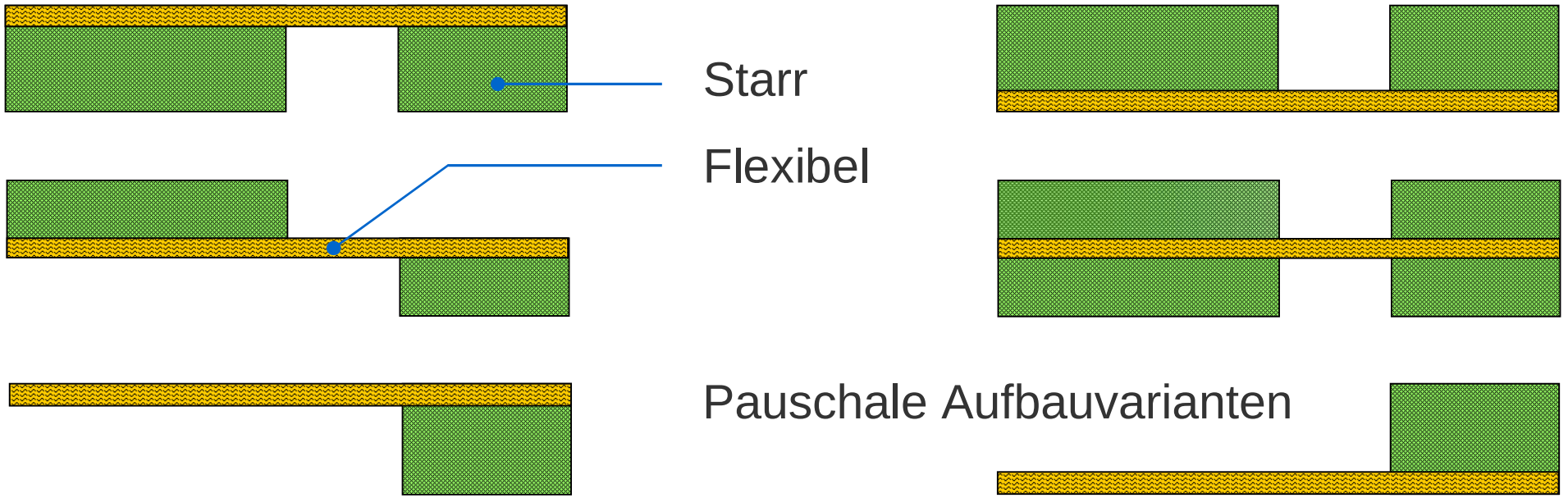
Starrflexible Leiterplatten : Aufbauvarianten

Starrflexible Multilayer stellen an die Leiterplattentechnologie höchste Anforderungen. Die Konstruktion und die Logistik sind anspruchsvoll.

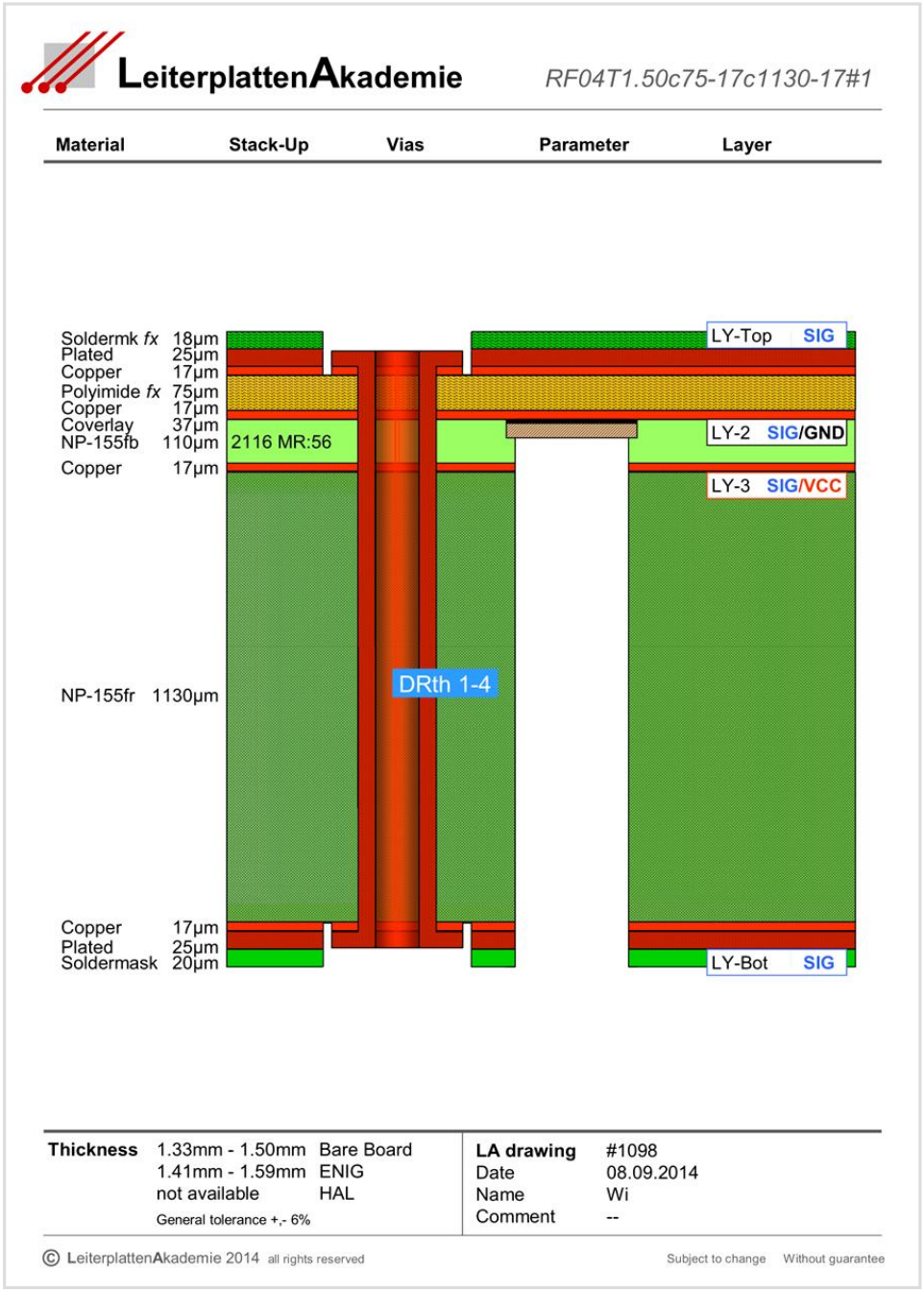
Für den Zusammenbau wird Polyimid-Material mit einem starren Innenlagenlaminat verpreßt, das ist in der Regel das altbeliebte FR4.
Aber auch starres Polyimid oder RO-Material kann verarbeitet werden.

Im Prinzip ist ein starrflexibler Multilayer immer ein Hybrid.

Konstruktiv sollte der flexible Teil bei einem Starrflexmultilayer mittig eingebracht sein. Es ist aber auch das Aufpressen auf die Außenlagen möglich und daraus folgend ein asymmetrischer Aufbau.

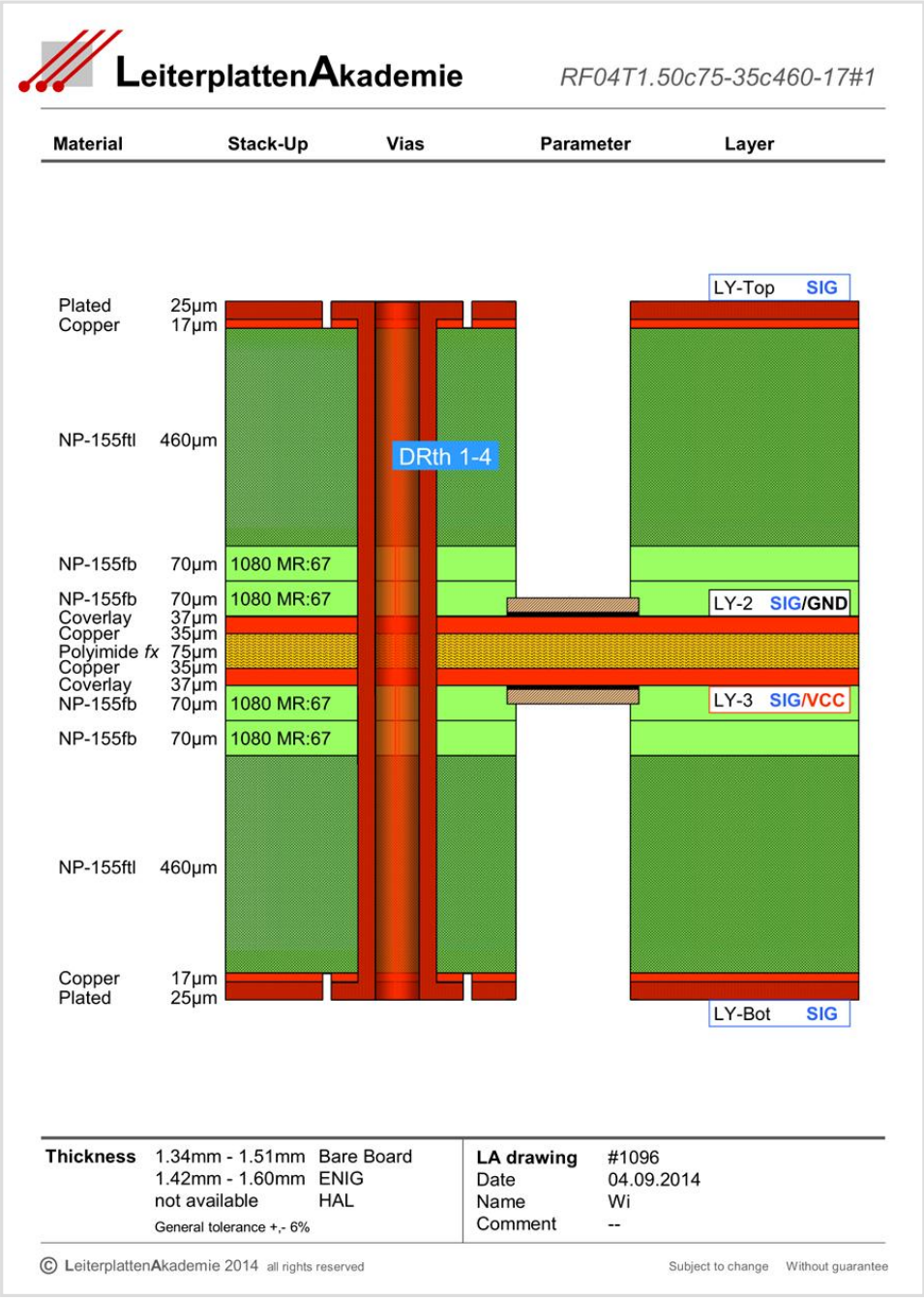


Aufbau für einen 4-Lagen starrflexiblen Multilayer 1



LP-Klasse	starrflexibel
Gesamtdicke	1.50mm
Material	Polyimid + FR4
Layer	4
Kontaktiert	ja
BlindVias	nein
BuriedVias	nein
Lagentypen	2 x Sig + Pow 2 x Sig
MPS	nein
Pluggen	nein
KM	nein
Impedanz	nein
Montage	1 x

Aufbau für einen 4-Lagen starrflexiblen Multilayer 2



LP-Klasse	starrflexibel
Gesamtdicke	1.50mm
Material	Polyimid + FR4
Layer	4
Kontaktiert	ja
BlindVias	nein
BuriedVias	nein
Lagentypen	2 x Sig 2 x Sig + Pow
MPS	nein
Pluggen	nein
KM	nein
Impedanz	nein
Montage	1 x

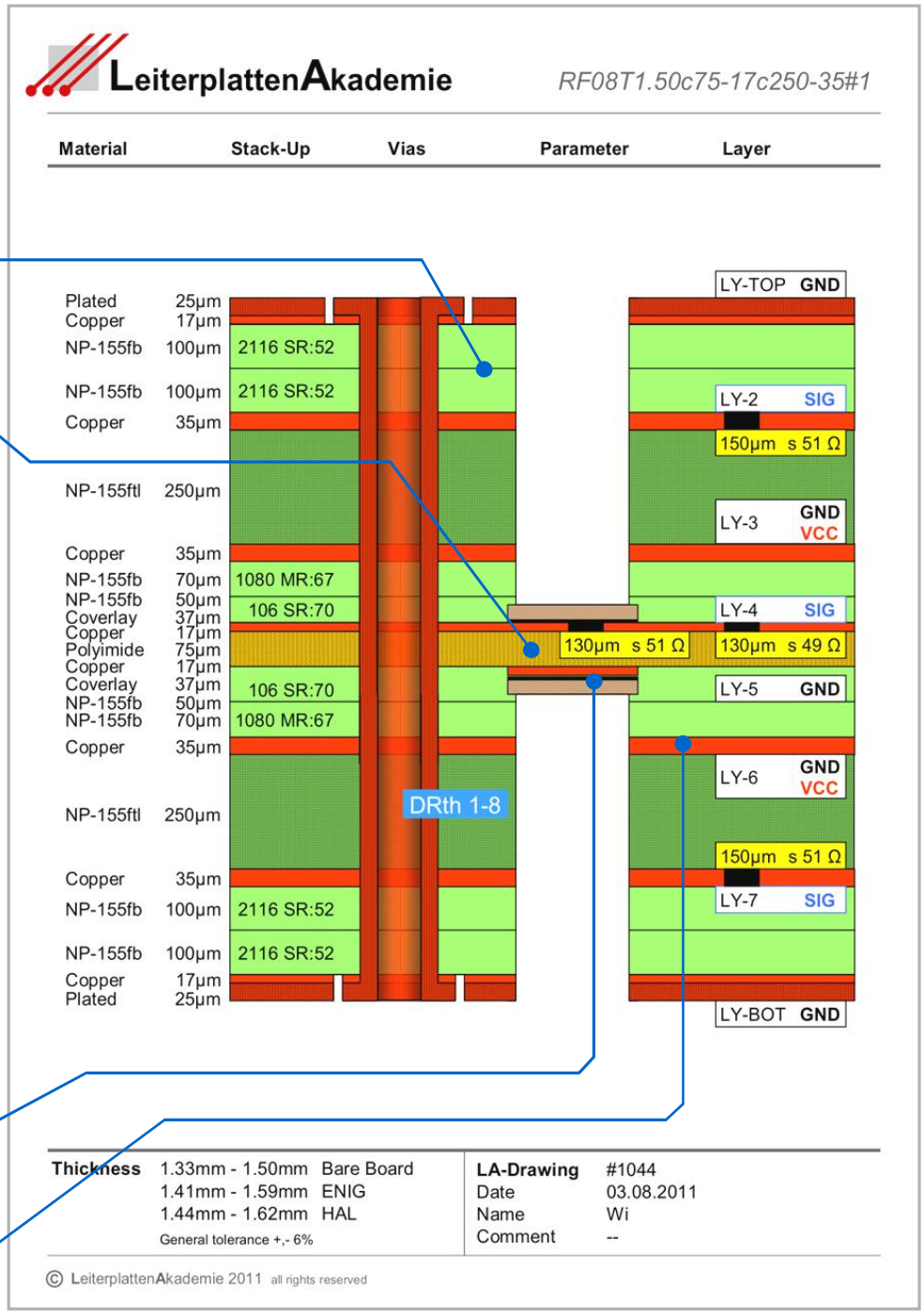
Starrflexible Baugruppen : Lagendokumentation

Multilayerbauplan

Bei einem starrflexiblen Multilayer müssen sowohl die Materialien im starren Abschnitt der Leiterplatte beschrieben werden als auch im starrflexiblen.

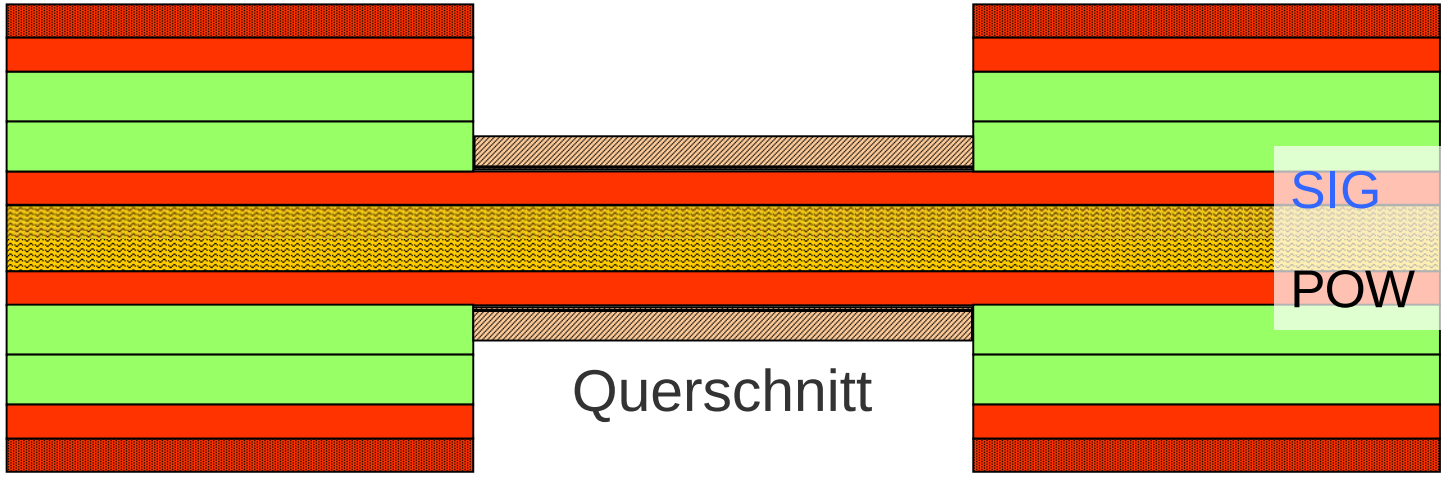
Gibt es physikalische Anforderungen, die erfüllt werden müssen, dann sind diese Vorgaben deutlich zu machen.

Hier sind gleichbleibend 50 Ohm SE-Impedanzen bei einer Leiterbahnbreite von 130µm gefordert. Das ist nur möglich mit einem Wechsel des Bezugspotentials. Für „LY-4 SIG“ ist im Flexbereich „LY-5 GND“ der Bezug, im starren Bereich ist es „LY-6 GND“.



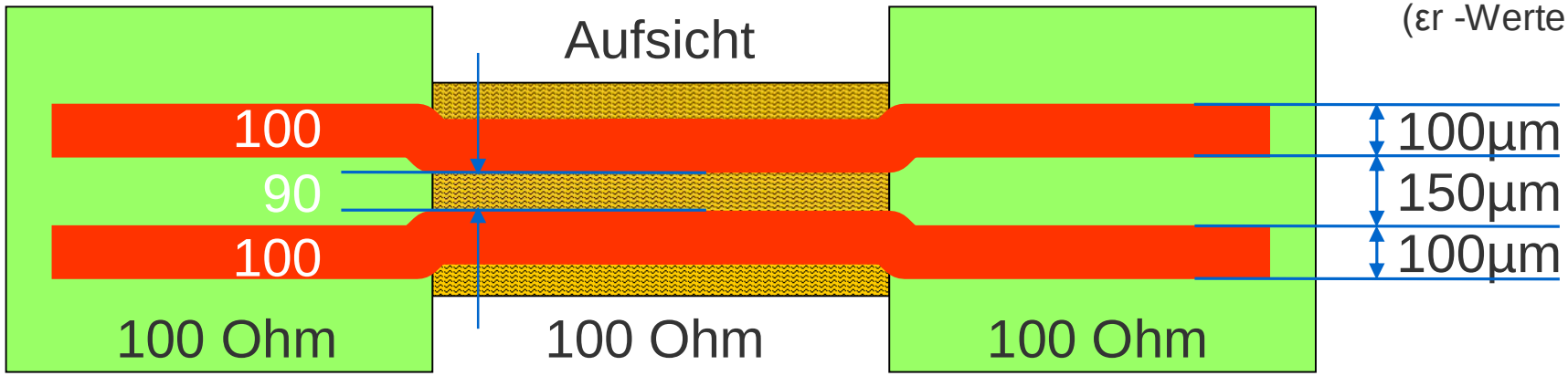
Impedanzanpassungen bei starrflexiblen Leiterplatten

Die *dielektrischen Werte* sind für starre und flexible Materialien unterschiedlich. Im u.a. Beispiel muß der Abstand des differentiellen Leiterbahnpaares von 150µm auf 90µm reduziert werden, damit der Wert von 100 Ohm erhalten bleibt.



42µm Copper	
75µm FR4	εr 4.2
75µm FR4	εr 4.2
37µm Coverlay	εr 3.6
17µm Copper	
100µm Polyimide	εr 3.6
17µm Copper	
37µm Coverlay	εr 3.6
75µm FR4	εr 4.2
75µm FR4	εr 4.2
42µm Copper	

(εr -Werte für 1 GHz)



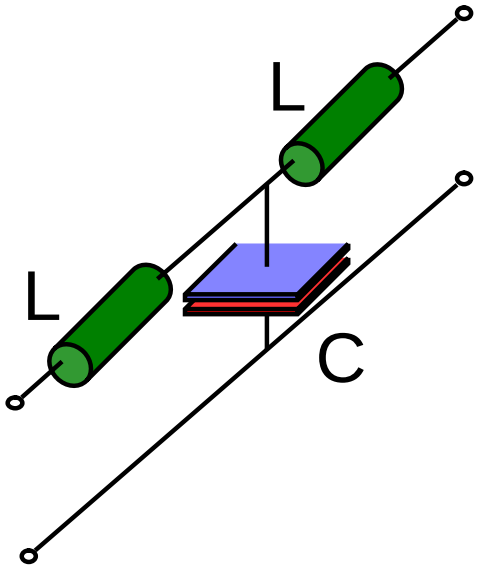
FR4 (Rigid segment) | Polyimid (Flexible segment) | FR4 (Rigid segment)

Impedanzen

Impedanz : Physik und Leiterplattentechnologie

Hinweis (Impedanz)

Eine Leiterbahn kann im Ersatzschaltbild als Induktivität mit einem kapazitiven Bezug zur Referenzplane dargestellt werden.
Auf der Leiterplatte wird die Kapazität durch die Breite und die Kupferdicke der Signal-leiterbahn und durch den Abstand zwischen dem Signallayer und der Powerplane festgelegt.

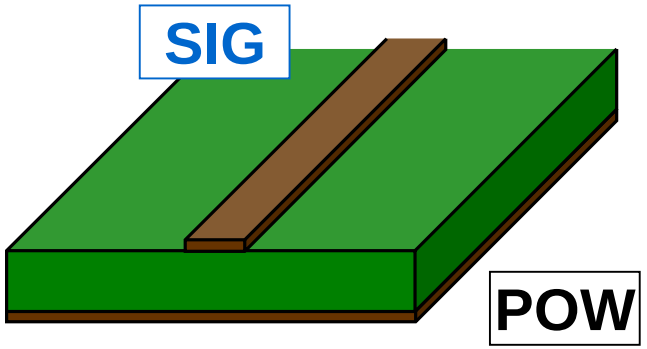


H.Reischer / Polar Instruments

Definition (Impedanz)

Für die Impedanz gilt :

$$\text{Impedanz } Z_0 = \sqrt{\frac{L}{C}}$$



Die allgemeine Zuordnung einer Leiterbahn zu einer Powerplane auf einer Leiterplatte.

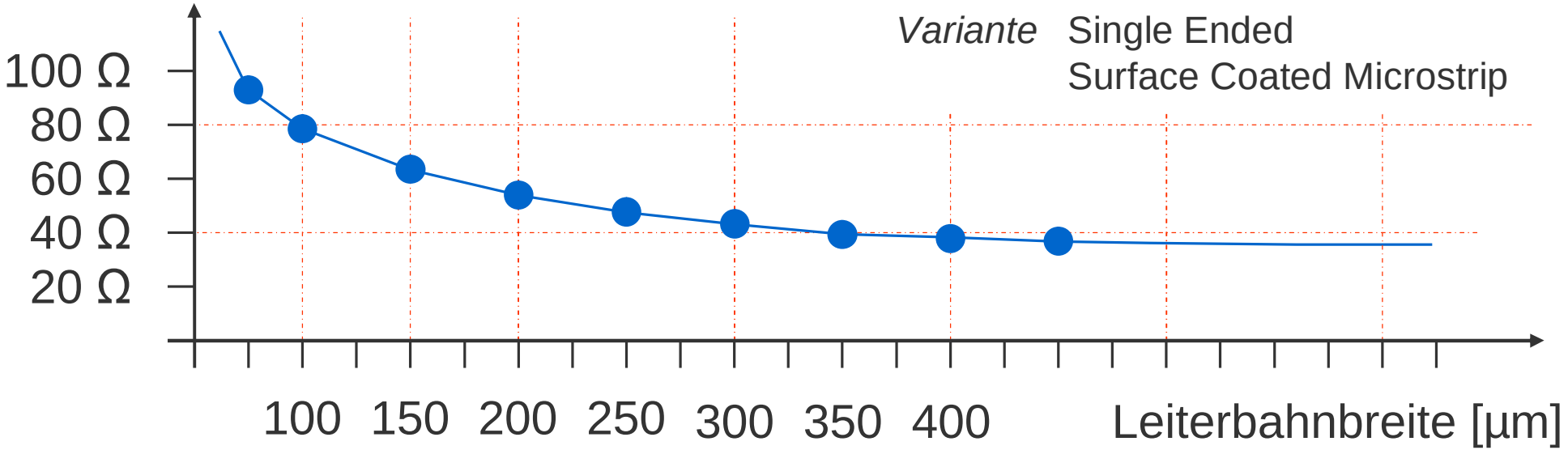
Impedanz : Impedanzverlauf

Hinweis (Impedanz und Induktivität)

Der Induktivitätsbetrag ist praktisch unabhängig von der Länge der Leiterbahn und kann deshalb als **K**onstante bewertet werden. Damit ist der Impedanzwert nur noch von der Kapazität "C" der Signalleiterbahn ab.

$$\text{Impedanz } Z_0 = \sqrt{\frac{K}{C}}$$

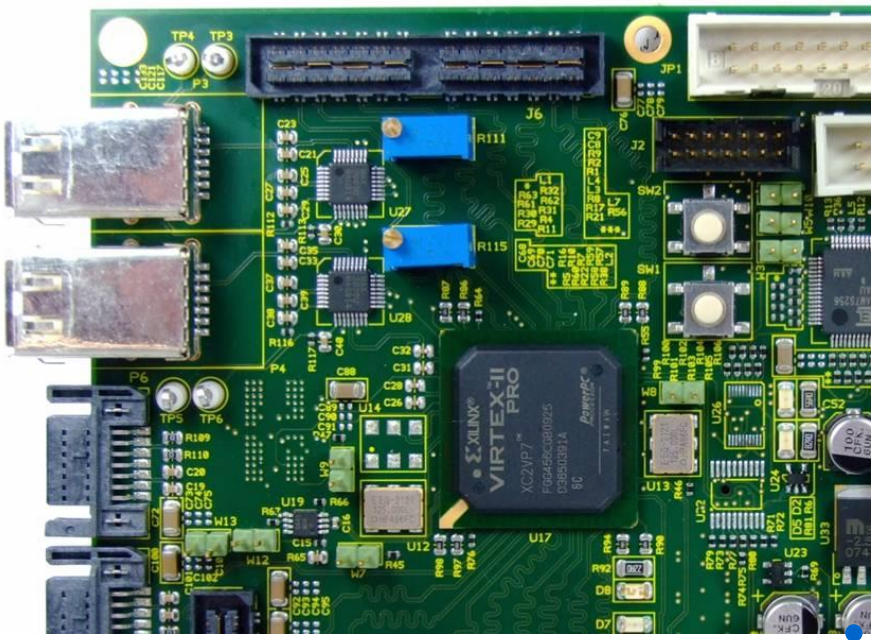
Weil die Kapazität "C" im Bruch als *Nenner* auftritt, folgt, daß die Impedanz zunimmt, wenn die Kapazität abnimmt. Weil aus dem Bruch die Wurzel gezogen wird, folgt, daß die Veränderung der Impedanz bei einer Veränderung der Kapazität der Leiterbahn nicht linear sondern *exponentiell* erfolgt.



Impedanz : Typische Impedanzwerte

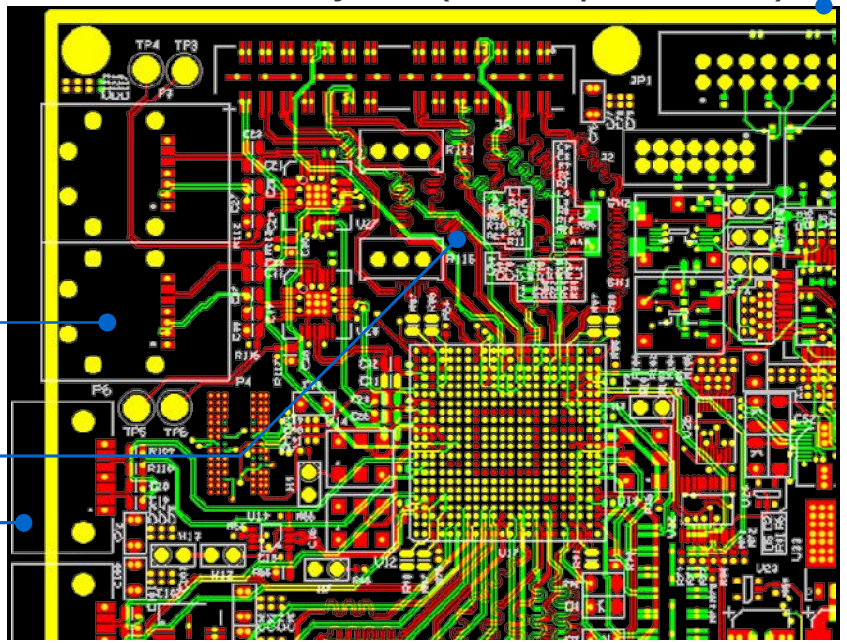
Die typischen Werte für Impedanzen auf digitalen Baugruppen orientieren sich an der Art der Signalübertragung. Übliche Signale werden auf einer einzelnen Leiterbahn übertragen.
Für eine schnelle und störsichere Übertragung werden Leitungspaare eingesetzt.

Single Ended	(~ Einzelleitung)
40, 50, 65 Ω	Digitale Signale
75 Ω	Videosignale
Differentiell	(~ Leitungspaar)
80, 90 Ω	DDR3, USB
100 Ω	Infiniband Bussysteme SATA
120 Ω	CAN-Bus



Bestückte Baugruppe

CAD-Layout (LY-Top, LY-Bot)



Impedanzmodul : Single Ended Coated Microstrip

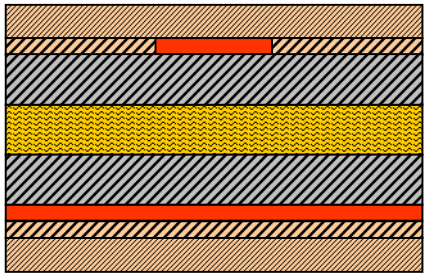
Beispiel (Impedanz : Single Ended Coated Microstrip)

Ein 75µm-Polyimidmaterial (~ 1x 25µm Kapton plus 2x 25µm Acryl-kleber) hat eine doppelseitige Abdeckung mit einem 25µm-Coverlay (~ 12.7µm Kapton plus 12.7µm Acrylkleber).
Bei einer Leiterbahnbreite von 140µm und einer Kupferdicke von 17µm ergibt sich eine rechnerische Impedanz von 50.0 Ω.

Material	Polyimid+Acryl
Typ	FR8515
Epsilon-R	~ 3.5 effektiv
Coverlay	Polyimid



25µm Coverlay
25µm Acryl
25µm Polyimid
25µm Acryl
25µm Coverlay



Leiter-breite	Kupferdicke 5µm	17µm	35µm
300µm	32.6 Ω	32.1 Ω	31.2 Ω
200µm	42.6 Ω	41.7 Ω	40.0 Ω
150µm	50.5 Ω	49.1 Ω	46.8 Ω
120µm	57.0 Ω	55.2 Ω	52.2 Ω
100µm	62.5 Ω	60.3 Ω	
80µm	69.2 Ω		

Hinweis (Kupferdicke) Wegen der Prozeßbedingungen beim Ätzen des Leiterbildes muß die Kupferdicke reduziert werden, wenn die Leiterbahn-breite reduziert wird. Für schmale Leiterbahnen sind dann in der Praxis nicht mehr alle Kupferdicken verfügbar.

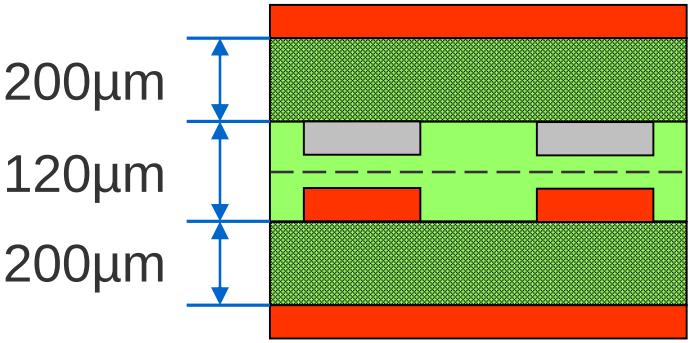
Impedanzmodul : Differential Dual Stripline

Beispiel (Impedanz : Differential Dual Stripline)

Zwei 200µm-Laminate sind mit zwei 1080er-Prepregs verpreßt. Bei einer Leiterbahnbreite von 100µm, einem Leiterbahnabstand von 125µm und einer Kupferdicke von 17µm ergibt sich eine rechnerische Impedanz von 100.1 Ω. Bei vorgegebener Modulgeometrie läßt sich die Impedanz über die Leiterbahnbreite und den Leiterbahnabstand modifizieren.

Material	FR4 Tg135
Epsilon-R	4.3
Prepregs	2 x 1080 SR

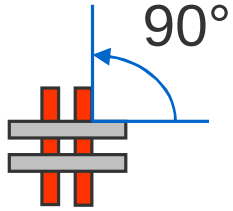




Leiterbreite	Leiterabstand	Kupferdicke 5µm	17µm	35µm
300µm	100µm	67.8 Ω	63.5 Ω	58.4 Ω
300µm	200µm	76.3 Ω	72.6 Ω	68.1 Ω
200µm	100µm	80.7 Ω	74.9 Ω	68.1 Ω
200µm	200µm	92.3 Ω	87.5 Ω	81.3 Ω
100µm	100µm	103.4 Ω	93.8 Ω	83.4 Ω
100µm	125µm	109.5 Ω	100.1 Ω	89.9 Ω

Hinweis (Orthogonales Routing)

Um ein Übersprechen (~ Crosstalk) zu vermeiden, muß auf benachbarten Signallayern orthogonal geroutet werden.



Signalgeschwindigkeit

Signalgeschwindigkeit : Physik und Leiterplattentechnologie

Hinweis (Signalgeschwindigkeit)

Die Signalgeschwindigkeit ist abhängig von den dielektrischen Eigenschaften des Basismaterials.

Definition (Signalgeschwindigkeit)

Für die Signalgeschwindigkeit $v_{(sig)}$ gilt : $$v_{(sig)} = \frac{c}{\sqrt{\varepsilon_r}}$$

Hinweis (Permittivität)

Die Variable "c" (...vom lateinischen *celeritas*) steht für die *Ausbreitungsgeschwindigkeit* elektromagnetischer Wellen und hat im Vakuum einen Wert von $3 \cdot 10^{11}$ mm/s ~ $3 \cdot 10^{2}$ mm/ns ~ 30cm/ns.

Mit der Variablen "ε_r" wird die *relative Dielektrizitätskonstante* oder auch die *relative Permittivität* (...vom lateinischen *permittere* ~ durchlassen) des Basismaterials bezeichnet.

Die *Speicherkapazität* eines Basismaterials ist direkt proportional zu seiner relativen Permittivität.

Signalgeschwindigkeit

Regel (Signalgeschwindigkeit)

Alles, was sich innerhalb einer Einflußsphäre mit einem Radius von zirka 150µm bis 200µm um eine Leiterbahn befindet, hat einen signifikaten Einfluß auf die Signalübertragungsqualität.

Beispiel (offene Leiterbahn)

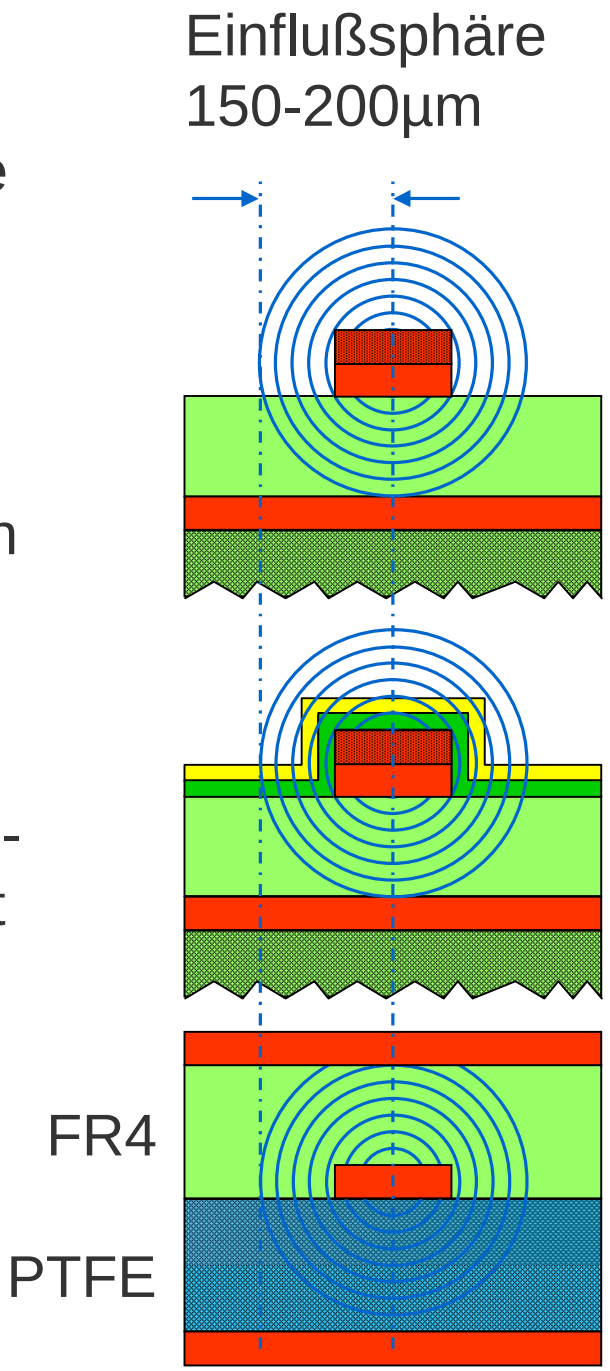
Das effektive Dielektrikum einer offenen Leiterbahn auf einer FR4-Außenlage liegt bei zirka 2.8.

Beispiel (bedruckte Leiterbahn)

Das effektive Dielektrikum einer mit Lötstoplack bedruckten Leiterbahn auf einer FR4-Außenlage liegt bei zirka 3.8.

Beispiel (innenliegende Leiterbahn)

Das effektive Dielektrikum einer innenliegenden Leiterbahn ergibt sich aus den Dielektrika der angrenzenden Materialien.



Signalgeschwindigkeit

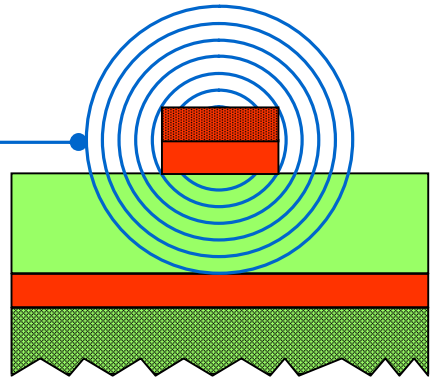
Beispiel (Signalgeschwindigkeit)

Vorgegeben ist eine relative Permittivität von 4.10 bei einer Frequenz von 1GHz. Referenz ist FR4 des Typs NP-155 der Fa. NanYa.

Die relative Permittivität muß sich an der effektiven Permittivität bzw. der effektiven Dielektrizitätseigenschaft orientieren, die sich aus den Geometrien der Lagenaufbaumoduln ergibt.

17.96 [cm/ns]

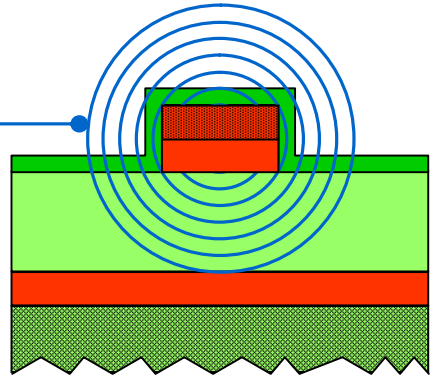
$\varepsilon r_{eff} = 2.8$



Für Leiterbahnen, die in ein homogenes Umfeld aus FR4 eingebettet sind, ist die Geschwindigkeit :

$\varepsilon r_{eff} = 3.8$

15.38 [cm/ns]



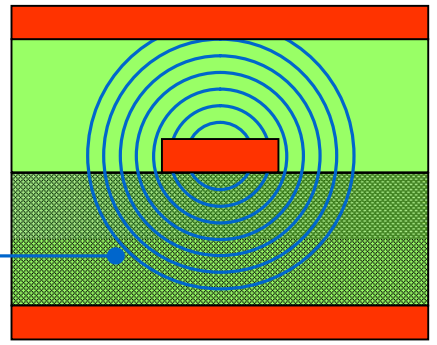
$$v_{(sig)\ (FR4)} = \frac{30}{\sqrt{4.1}} \quad [cm/ns]$$

$$= \frac{30}{2.02} \quad [cm/ns]$$

$$= 14.85 \quad [cm/ns]$$

$\varepsilon r_{eff} = 4.1$

14.85 [cm/ns]



Signalgeschwindigkeit

Beispiel (Signalgeschwindigkeit)

Vorgegeben ist eine relative Permittivität von 4.10 bei einer Frequenz von 1GHz. Referenz ist FR4 des Typs NP-155 der Fa. NanYa sowie Coverlay und Polyimid der Fa. DuPont.

Die relative Permittivität orientiert sich an den dielektrischen Eigenschaften vom FR4, Polyimid und Coverlay.

Für Leiterbahnen, die in ein Umfeld aus FR4 und Polyimid eingebettet sind, ist die Geschwindigkeit :

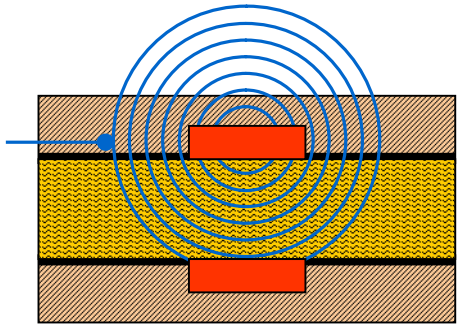
$$v_{sig\ (FR4)} = \frac{30}{\sqrt{3.8}} \quad [cm/ns]$$

$$= \frac{30}{1.95} \quad [cm/ns]$$

$$= 15.38 \quad [cm/ns]$$

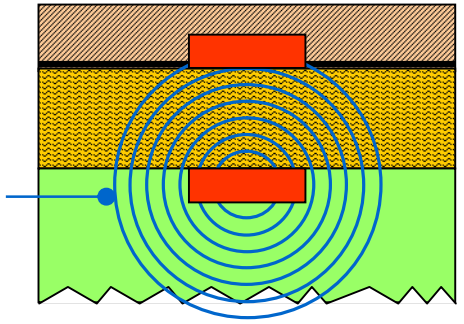
16.02 [cm/ns]

$\varepsilon r_{eff} = 3.5$



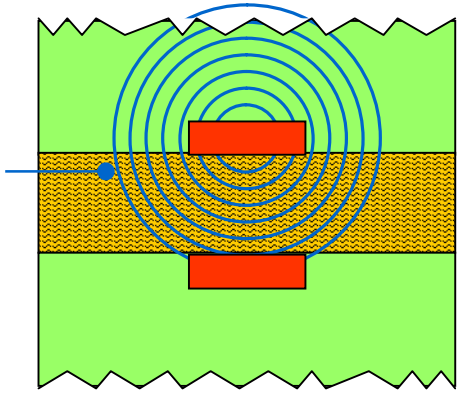
$\varepsilon r_{eff} = 3.7$

15.59 [cm/ns]

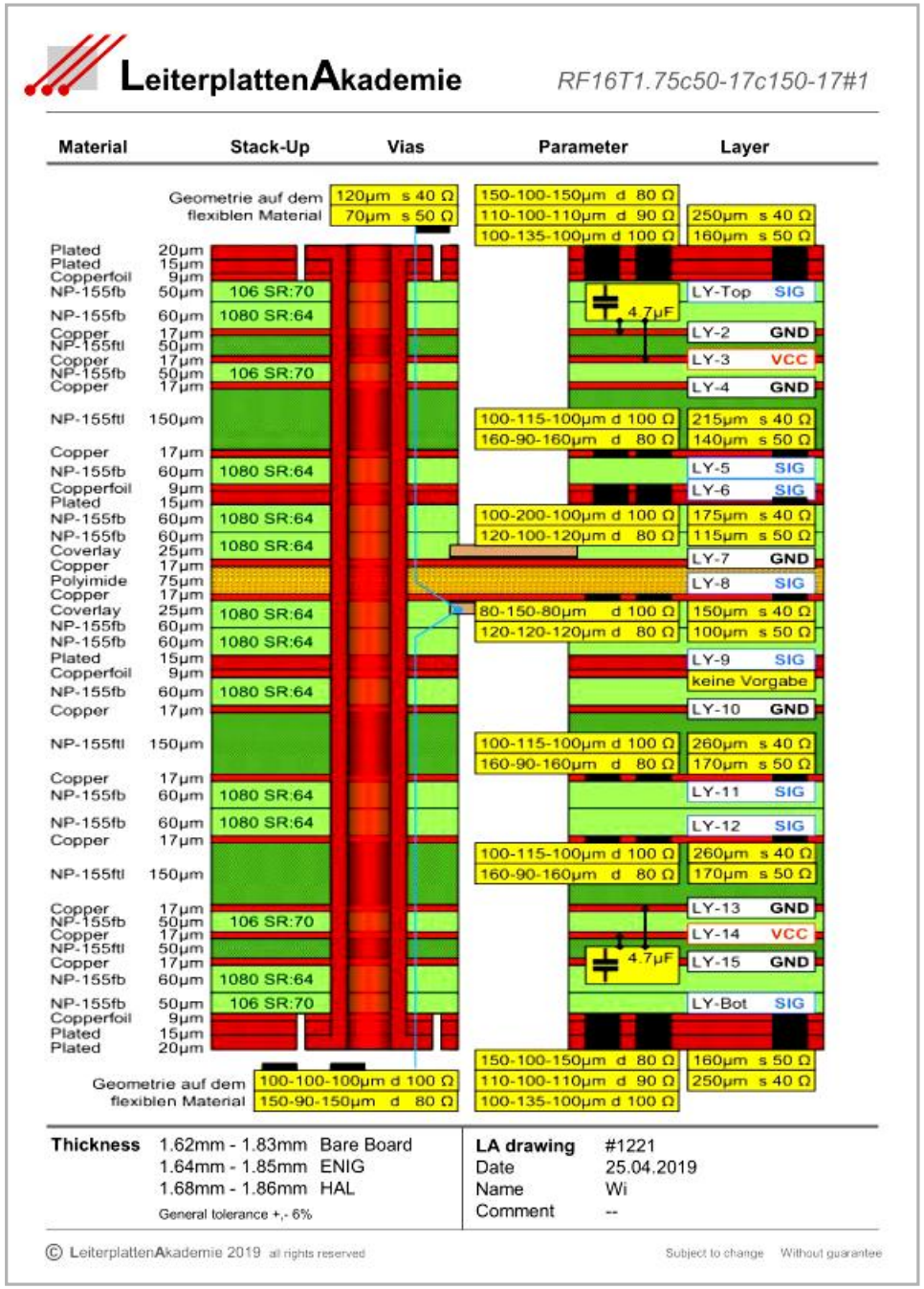


$\varepsilon r_{eff} = 3.8$

15.38 [cm/ns]

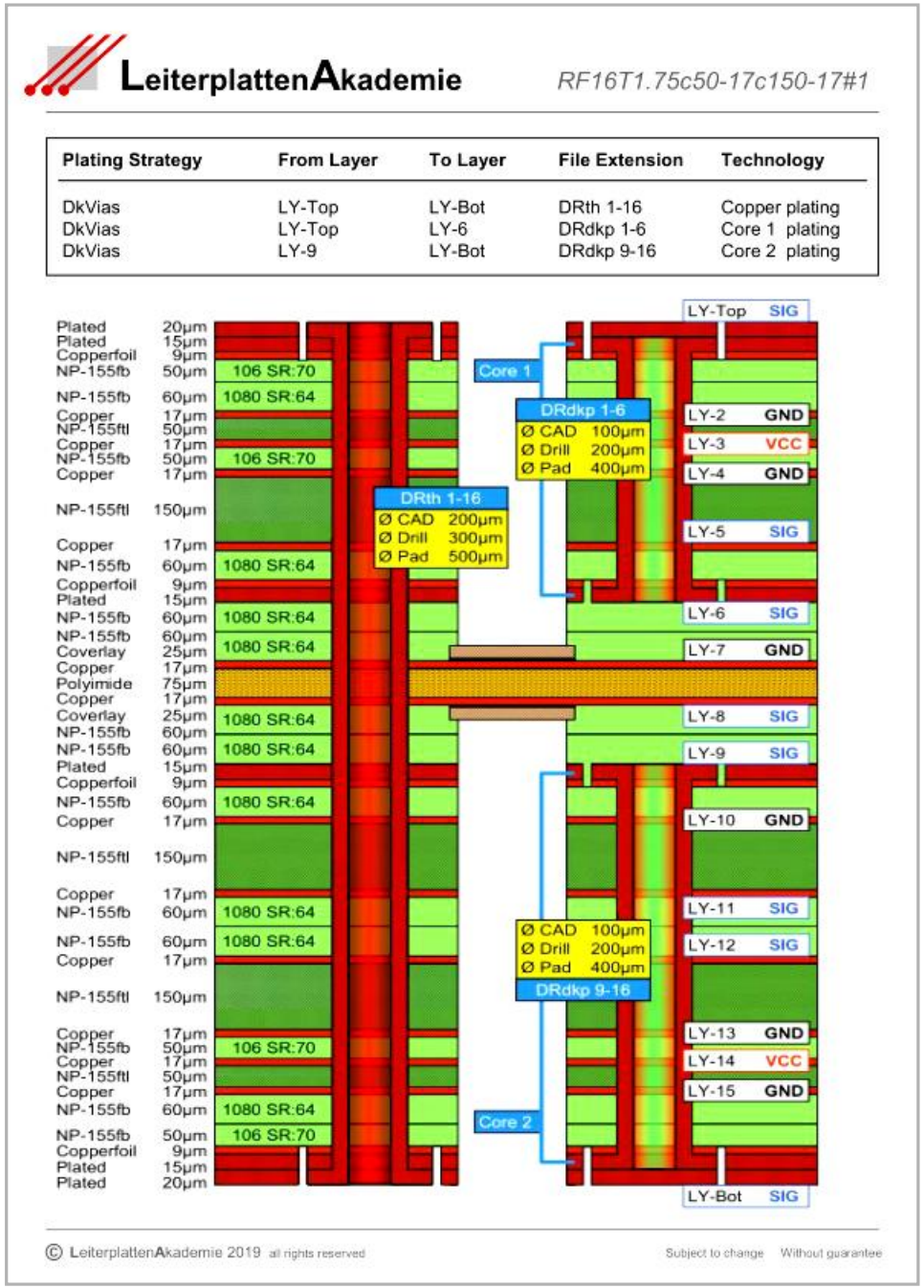


Multilayer Starrflex 1a



LP-Klasse	starrflexibel
Gesamtdicke	1.75mm
Material	FR4, Polyimid
Layer	16
Kontaktiert	ja / Dual-Core
BlindVias	nein
BuriedVias	nein
Lagentypen	8 x Sig 8 x Pow
MPS	LY-2 LY-3 / LY-3 LY-4 LY-13 LY14 LY-14 LY15
Pluggen	Core-Vias mit Epoxy
KM	nein
Impedanz	40, 50 Ω single ended 80, 90 Ω differentiell 100 Ω differentiell
Montage	2 x

Multilayer Starrflex 1b : Kontaktierungsstrategie

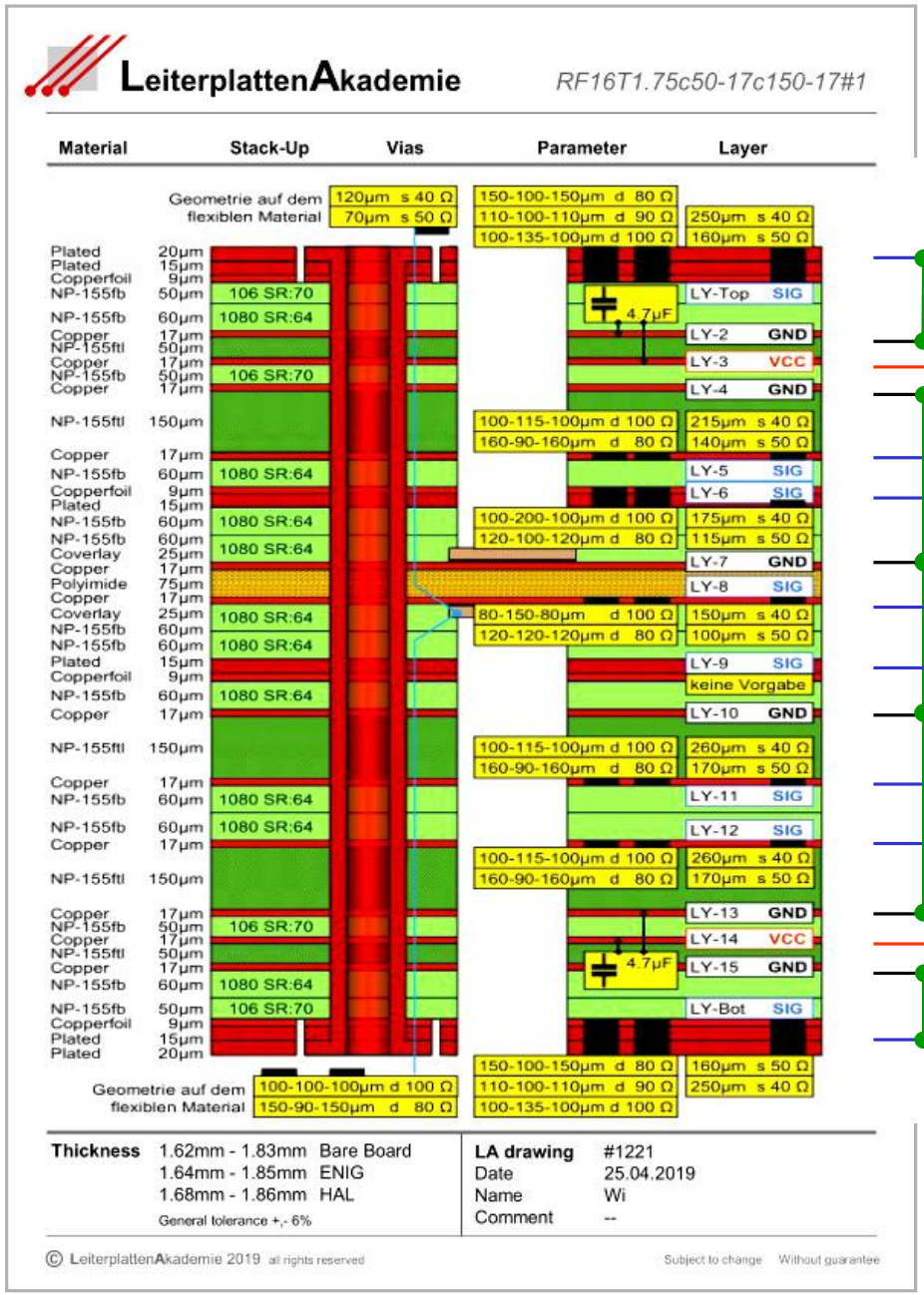


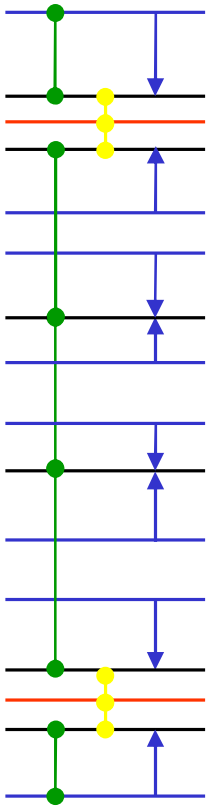
LP-Klasse	starrflexibel
Gesamtdicke	1.75mm
Material	FR4, Polyimid
Layer	16
Kontaktiert	ja / Dual-Core
BlindVias	nein
BuriedVias	nein
Lagentypen	8 x Sig 8 x Pow
MPS	LY-2 LY-3 / LY-3 LY-4 LY-13 LY14 LY-14 LY15
Pluggen	Core-Vias mit Epoxy
KM	nein
Impedanz	40, 50 Ω single ended 80, 90 Ω differentiell 100 Ω differentiell
Montage	2 x

Funktionsmoduln

Funktionsmoduln in einem Multilayer : Starrflex

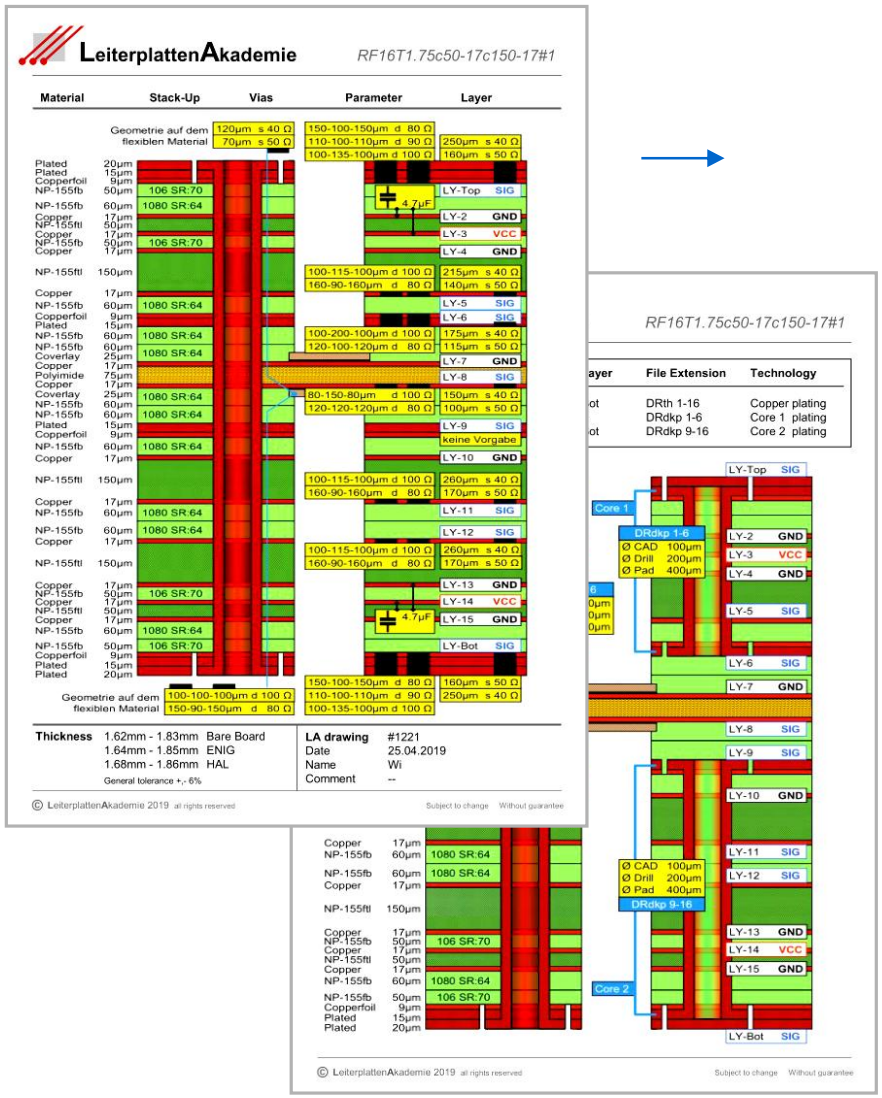
Die Konstruktion von *Funktionsräumen* in einem starrflexiblen Multilayersystem.

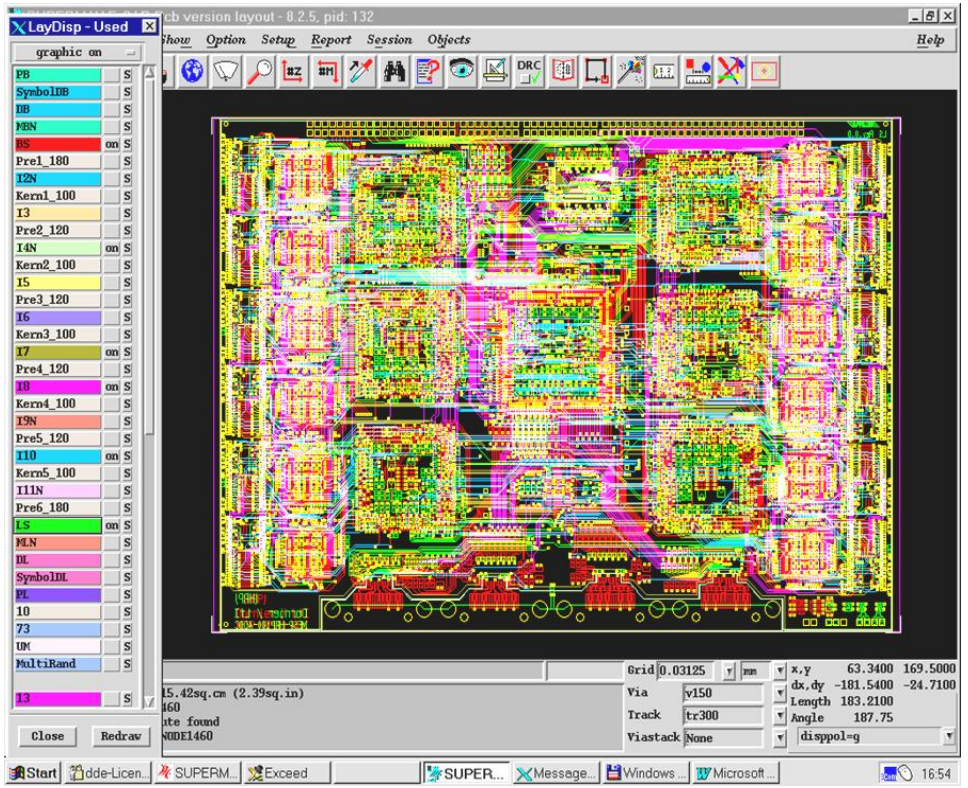




- Impedanzmodul — Signalintegrität
- Stromversorgung
- Impedanzmodul — Signalintegrität
- Impedanzmodul — Signalintegrität
- Impedanzmodul — Signalintegrität
- Stromversorgung
- Impedanzmodul — Signalintegrität

Integration technischer Parameter in das CAD-System



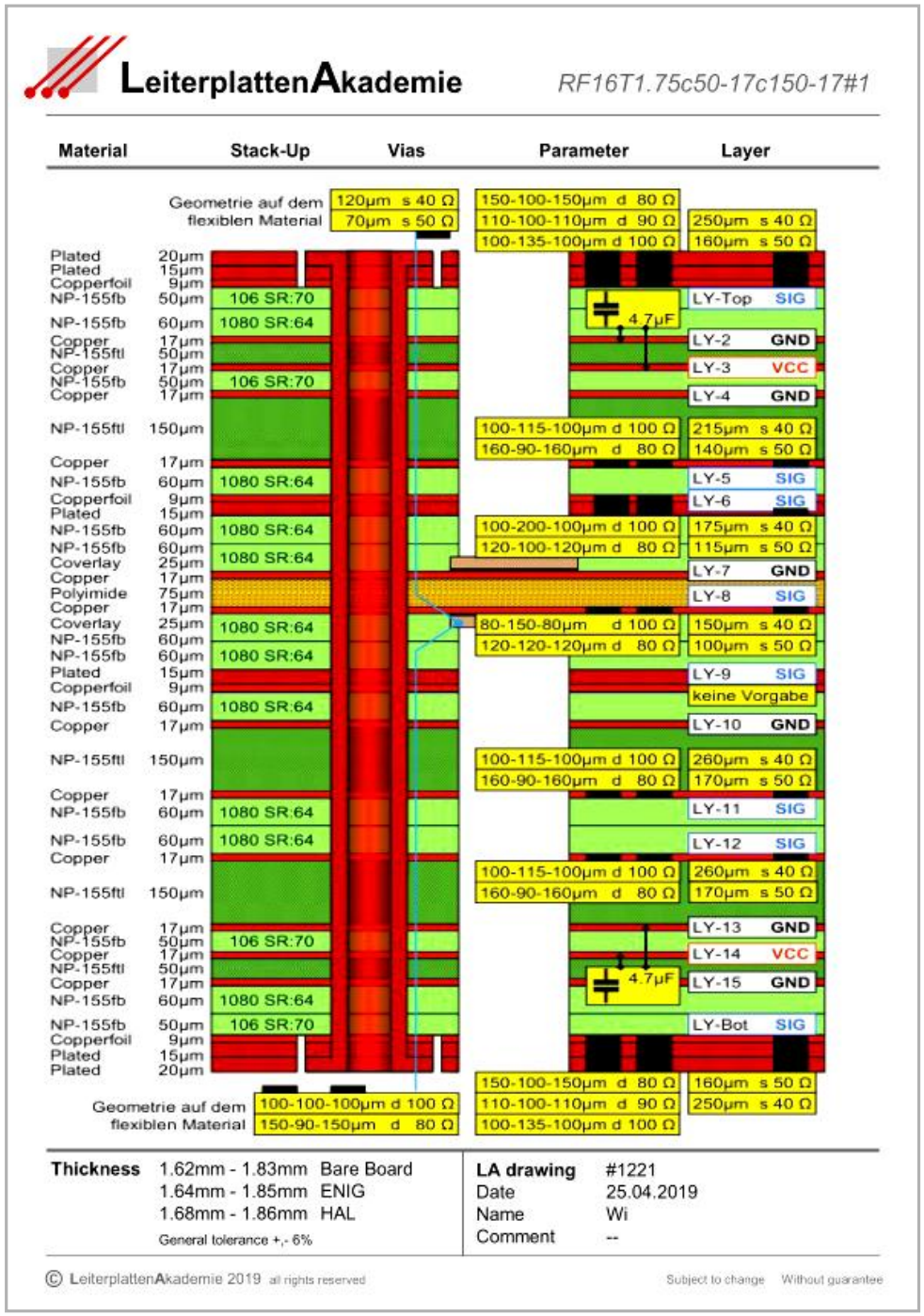


Der *tatsächliche* Lagenaufbau muß mit allen mechanischen und technischen Parametern als Stack-Up im CAD-System hinterlegt sein.

Nur dann wird die virtuelle Welt des CAD-Systems mit der realen Welt korrekt abgeglichen. Die *Simulation* der Schaltungseigenschaften und die zuverlässige Produktion der Leiterplatten ist erst dann möglich.

Multilayerdokumentation

Die Dokumentation von starrflexiblen Multilayern



Die Produktion von hochwertigen Multilayern, insbesondere bei Anwendungen im High-Speed-Bereich, darf nicht der Willkür überlassen werden.

Die Materialauswahl, der Lagenaufbau, die Kontaktierungsstrategie, die Impedanzklassen, die Impedanztypen, die Impedanztoleranzen und sonstige physikalische Anforderungen an die Leiterplatte müssen reproduzierbar dokumentiert sein.

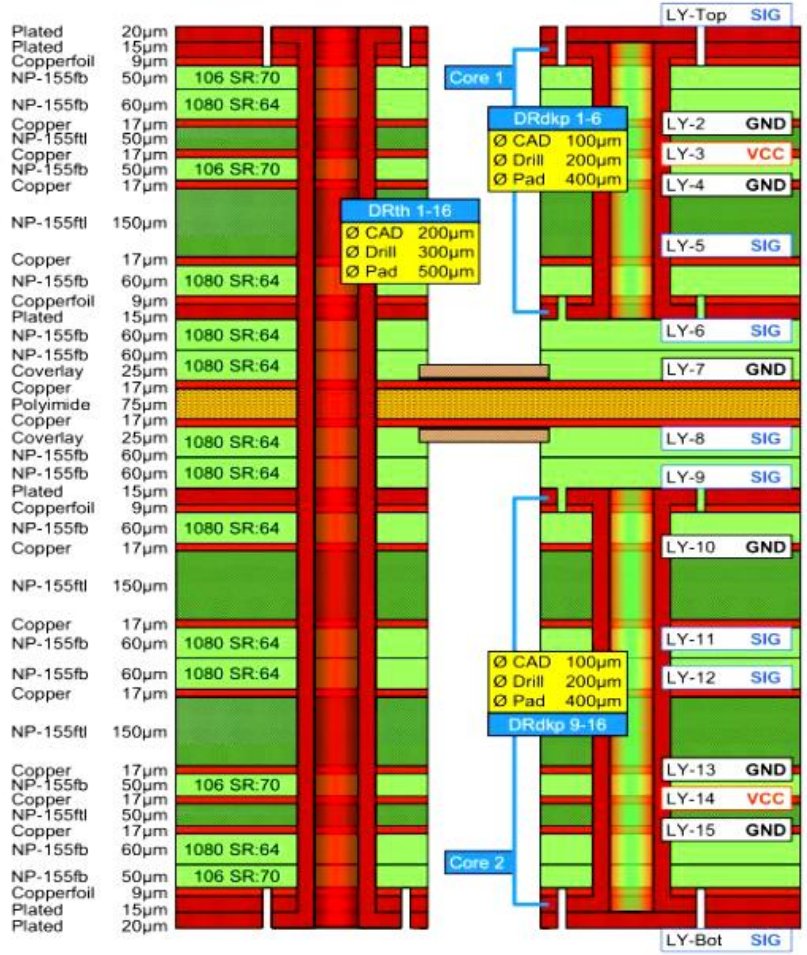
Regel (Verbindlichkeit der Dokumentation)

Die Multilayer-Dokumentation muß ein verbindlicher technischer und juristischer Bestandteil der Bestellung von Leiterplatten (…und Baugruppen sein).

Die Dokumentation von starrflexiblen Multilayern

LeiterplattenAkademie RF16T1.75c50-17c150-17#1

Plating Strategy	From Layer	To Layer	File Extension	Technology
DkVias	LY-Top	LY-Bot	DRth 1-16	Copper plating
DkVias	LY-Top	LY-6	DRdkp 1-6	Core 1 plating
DkVias	LY-9	LY-Bot	DRdkp 9-16	Core 2 plating



© LeiterplattenAkademie 2019 all rights reserved Subject to change Without guarantee

LeiterplattenAkademie RF16T1.75c50-17c150-17#1

Material per PCB		#	Adhesive	Kapton	Pressed Thickness	Company
Coverlay	FR7001	2	12.7µm	12.7µm	+,- 1.2µm (i.e. 10%)	DuPont
Polyimide *fx*	FR8515	1	2x 25.0µm	25.0µm	- 0.1%	DuPont
			Glass	Resin		
Prepreg	NP-155fb	4	106	SR:70%	48µm +,- 8µm	NanYa
Prepreg	NP-155fb	10	1080	MR:67%	71µm +,- 8µm	NanYa
Core	NP-155ftl	3	n.a.	n.a.	50µm	NanYa
Core	NP-155ftl	3	n.a.	n.a.	150µm	NanYa



Material Properties	Coverlay FR7001
Designation	Pyralux® FR™ coverlay
Material	Kapton polyimide film with acrylic adhesive
Flame retardant mech.	B-staged acrylic adhesive
IPC specification	NOT certified to IPC-FC-232C/1
UL certificate	UL94 VTM-0
Dielectric value	3.5@1GHz
Loss tangent	0.02@1GHz
Electrical strength	137 kv/mm
Adhesive strength	1.60 n/mm

Pyralux ® FR™ is a trademark of DuPont Electronic Materials DuPont Data sheet / May 2008



Material Properties	NP-155ftl
IPC specification sheet	IPC-4101C / 99
Epoxy system	FR4
Curing agent	phenolic
Flame retardant mech.	RoHS compliant Bromine
UL certificate	UL94 V-0
Dielectric value	4.1@1GHz
Loss tangent	0.014@1GHz
Tg	150° by DSC
CTE x/y/z	before Tg : 18/18/ maximum 60 ppm after Tg : 18/18/ maximum 300 ppm
Electrical strength	40 kv/mm minimum specified by IPC
Adhesive strength	0.78 n/mm minimum for copper foils >17µm

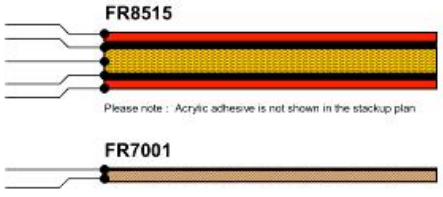
Technolam Data sheet /NanYa, May 2010

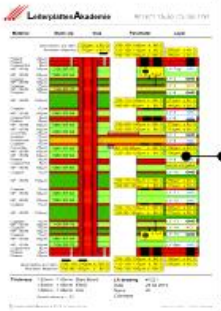
© LeiterplattenAkademie 2019 all rights reserved Subject to change Without guarantee

Die Dokumentation von starrflexiblen Multilayern

LeiterplattenAkademie RF16T1.75c50-17c150-17#1

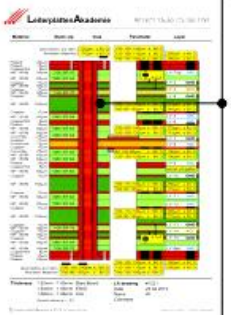
Information	The suffix "*fx*" in "Polyimide *fx*" ist used by the LeiterplattenAkademie to separate flexible Polyimide material (…~ *fx*) from rigid Polyimide material (*no* suffix).
Copper	17µm
	Acrylic adhesive 25µm
Polyimide *fx*	Kapton 25µm
	Acrylic adhesive 25µm
Copper	17µm
Coverlay	Adhesive 12.7µm
	Kapton 12.7µm





Material Properties	**Polyimide *fx* FR8515**
Designation	Pyralux® FR™ copper clad laminate
Material	Kapton® polyimide film
Flame retardant mech.	C-staged acrylic adhesive
IPC specification	Certified to IPC-FC-241C/1
UL certificate	UL94 VTM-0 UL796
Dielectric value	3.5@1GHz
Loss tangent	0.02@1GHz
Electrical strength	137 kv/mm

Kapton ® is a trademark of DuPont Electronic Materials — DuPont Data sheet / May 2008



PCB & CAD-Layout Specification	
PCB class	Rigid
Cores mounted	Inside
Copper thickness	20µm for throughhole barrels
Throughhole vias	CAD : 200µm diameter, 500µm pad minimum Drill : 300µm tool diameter minimum
Core 1, Core 2	CAD : 100µm diameter, 400µm pad minimum Drill : 200µm tool diameter minimum
Aspect ratio	1:7 or better is necessary
Buried vias	no
Blind vias	no
Track width	80µm minimum on some signal layers
Track distance	90µm minimum on some signal layers
Solder mask	double sided, fotosensitive, thickness 20µm
Plugging	Epoxy on Core 1 and Core 2
Edge metallization	no
UL	no

© LeiterplattenAkademie 2019 all rights reserved Subject to change Without guarantee

LeiterplattenAkademie RF16T1.75c50-17c150-17#1



Electromagnetical & Physical Properties	
MultiPowerSystem	4 pairs GND + VCC with 50µm distance
Impedance	40, 50 Ω single ended 80, 90, 100 Ω differential
Resonance Frequency	4,7µF between VCC and GND
Power integrity	
Signal integrity	
EMI	
Thermal properties	

Impedance calculated with POLAR Si8000 V9.02.00
Decoupling capacitors are calculated with DCC Silent V.4.0



Statistic Values		
Copper volume + weight	Powerplane 136 mm³/dm² 1.21 gr/dm²	Copper thickness 17µm Density 85%
	Signal layer 96 mm³/dm² 0.85 gr/dm²	Copper thickness 24µm Density 40%
	Signal layer 86 mm³/dm² 0.61 gr/dm²	Copper thickness 17µm Density 40%
	Signal layer 176 mm³/dm² 1.57 gr/dm²	Copper thickness 44µm Density 40%
Dielectric weight	NP-155f 2.0 gr/dm²	Reference thickness 100µm
Summary	43.7 gr/dm²	at 1.75mm PCB thickness
Via copper weight	33.2 mgr /100 vias	at drill diameter 300µm
Via copper volume	3.7 mm³ /100 vias	
Via copper surface	163 mm² /100 vias	

© LeiterplattenAkademie 2019 all rights reserved Subject to change Without guarantee

Die Dokumentation von starrflexiblen Multilayern

LeiterplattenAkademie — Graphic symbols



Prepreg

NP-155fb | 50µm | 106 | SR:70

- Resin content [%]
- Glass type
- Pressed prepreg thickness (expected)
- Type of material

Laminate / Core for rigid parts of the PCB

NP-155ftl | 125µm

- Pressed laminate thickness
- Type of material

Basic copper on laminates or copper foils pressed on the surface

Copper | 17µm

- Copper thickness on laminates

Galvanic deposited copper on the surface and in plated vias

Plated | 25µm

- Plated copper thickness

Layer names for organisation, communication and data integrity

LY-Top SIG | LY-2 GND | LY-3 VCC

"LY" stands for "Layer" and is followed by the layers number. The first layer ist called "TOP". The last layer is called "BOT". All other layers have a number. **Blue** frames and "SIG" indicate signal layers. **Black** frames and "GND" indicate ground layers. **Red** frames and "VCC" indicate power layers.

Drill names

DRth 1-8

- Indicates the drill type
- "th" indicates a plated throughhole
- drilling from/to (...i.e. layer 1 *to* 8)

© LeiterplattenAkademie 2019 all rights reserved Subject to change Without guarantee

LeiterplattenAkademie — Graphic symbols



Via types (plated) (not plated)

Throughhole or Buried via (drill)

Blind via (drill)

Blind via (laser)

Via types (plugged with silver paste)

Throughhole or Buried via (drill)

Blind via (drill)

Blind via (laser)

Via types (plugged with epoxy resin)

Edge metallization

EM

Some layers are connected to the copper at the edge of the PCB as shown in the stackup plan.

Plane capacitance

The capacitance of adjacent power planes is used.

Resonance frequency

4.7µF

Reduce resonance frequency.
Value of capacity components.

Connection between the power supplies.

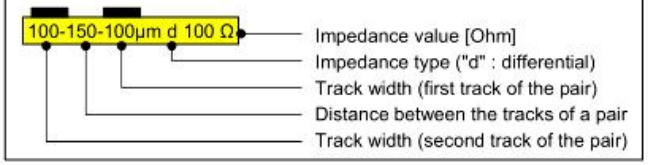
© LeiterplattenAkademie 2019 all rights reserved Subject to change Without guarantee

Die Dokumentation von starrflexiblen Multilayern

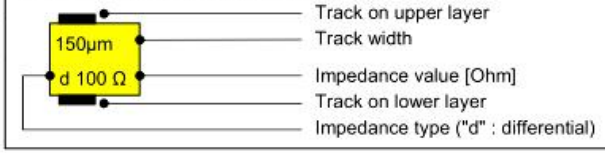
LeiterplattenAkademie — *Graphic symbols*



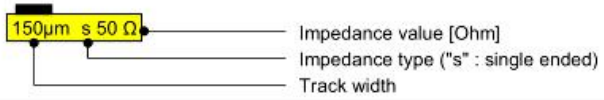
Impedance (differential)



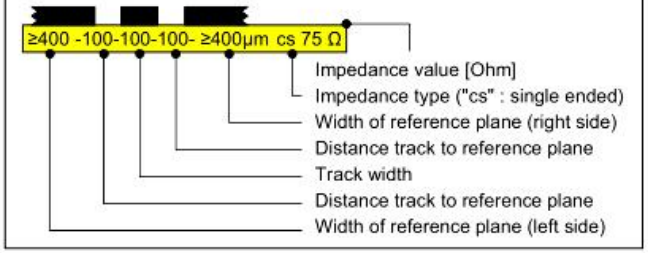
Impedance (differential broadside)



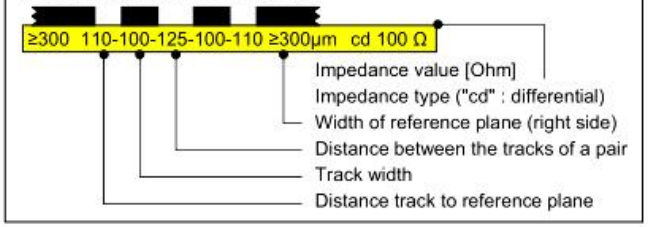
Impedance (single ended)



Impedance (coplanar single ended)



Impedance (coplanar differential)



© LeiterplattenAkademie 2019 all rights reserved Subject to change Without guarantee

Embedded Components

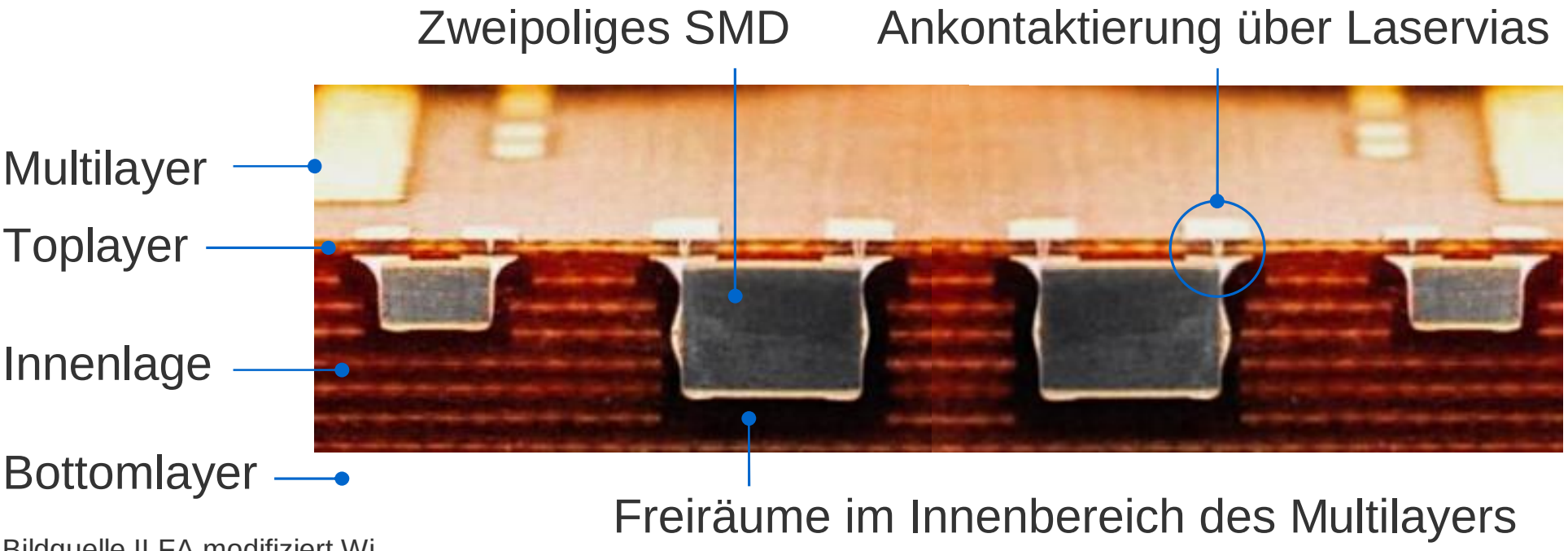
Embedded Components 1

Begriff (Embedded)

Als "Embedded (= Eingebettet)" werden Strukturen und/oder Bauteile bezeichnet, die im Innenraum der Leiterplatten plaziert sind.

Strategie

Mit der Vorgehensweise, Bauteile in den Innenraum zu verlegen, wird auf den Außenlagen Platz gespart. Das erlaubt eine kompaktere Anordnung von Bauteilen und deutlich kürzere Signalwege. Die Zeit für die Übertragung eines Signals nimmt (…bei einem geeigneten CAD-Layout) ab.



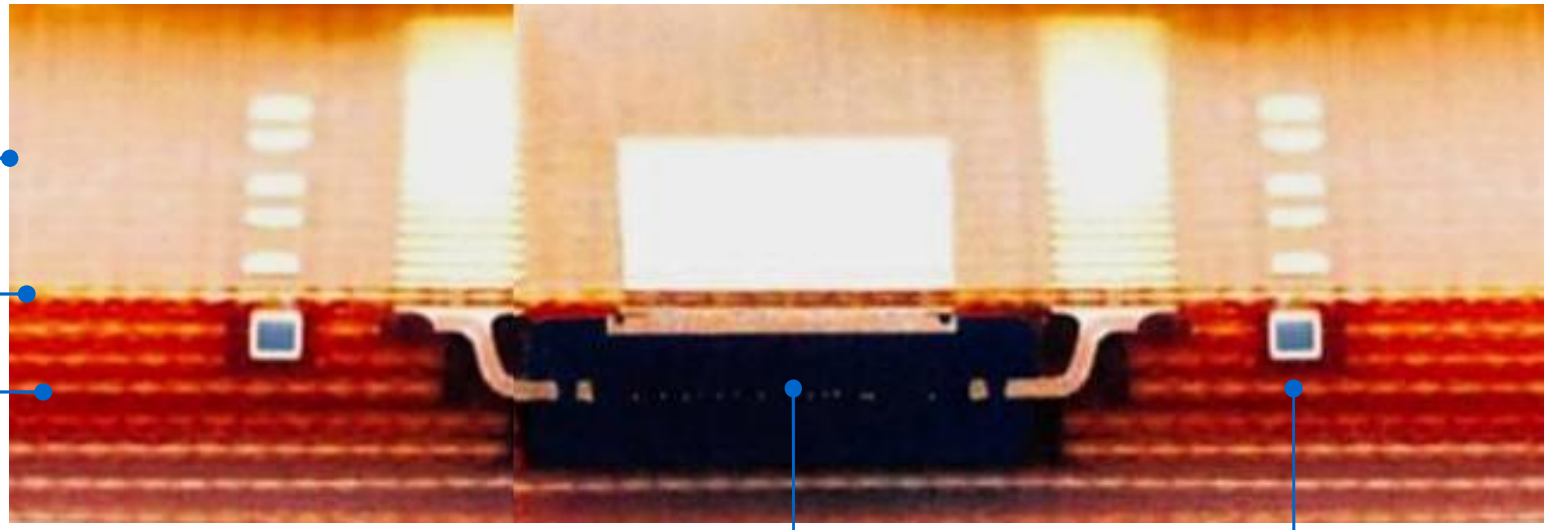
Bildquelle ILFA modifiziert Wi

Embedded Components 2

Embedded Technology

Der für den Bauteilkörper benötigte Innenraum muß durch Fräsen oder Lasern der Innenlagenlaminate und Prepregs freigestellt werden.
Die Bauteile werden kopfüber aufgeklebt oder aufgelötet und nach dem Verpressen des Multilayers durch gelaserte BlindVias ankontaktiert.

Flache Bauteile sind von Vorteil. Die konstruktiven Anforderungen sind hoch. Die Individualität von Baugruppen erschwert die einfache Formulierung von Designregeln. Damit wird die Abstimmung zwischen dem CAD-Design und der Leiterplattenproduktion unumgänglich.



Bildquelle ILFA modifiziert Wi

…das war das…



Philosophisches zum Anfang

Eine einfachere Einfachheit ist nur möglich vor dem Hintergrund einer komplexeren Komplexität.
Gerhard Eigelsreiter, Graz

Komplexe Systeme erzeugen komplexe Fehler.
Berufserfahrung

Alles Gute ist immer einfach. Aber alles Einfache ist nicht immer gut.
Volksmund

Man muß die Dinge so einfach wie möglich machen, aber nicht zu einfach.
Albert Einstein

Quidquid agis, prudenter agas et respice finem.
Äsop

Informationen zur

LA - LeiterplattenAkademie GmbH

LeiterplattenAkademie

Revision 17.11.2011

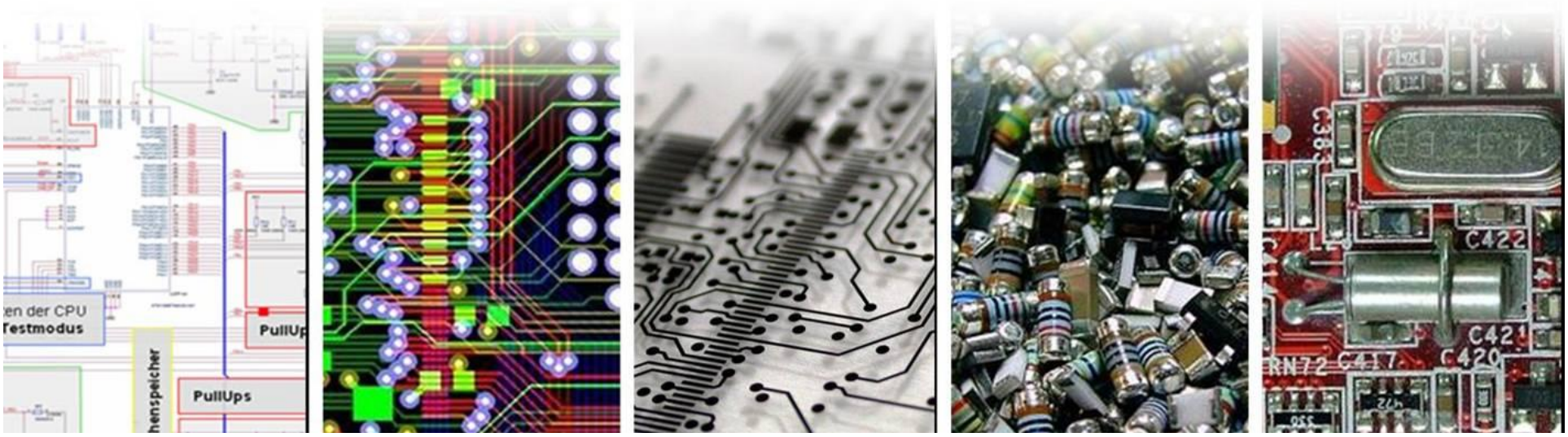
Die LA - LeiterplattenAkademie GmbH

Die Sicherung des Standortes Deutschland in Europa und der Erhalt der internationalen Wettbewerbsfähigkeit setzt eine systematische und kontinuierliche Qualifikation der Mitarbeiter/innen eines Unternehmens voraus.

Die wirtschaftliche Leistungsfähigkeit einer Industriegesellschaft und ihre technologische Kompetenz am Weltmarkt wird (auch) durch die Qualität ihrer Elektronikprodukte bestimmt.

Das erfordert eine fachlich hochwertige Aus- und Weiterbildung. Wir verstehen es als unserer Aufgabe, Fachwissen in den entscheidenden Bereichen zu vermitteln.

- Schaltplanentwicklung
- CAD-Design
- CAM-Bearbeitung
- Leiterplattentechnologie
- Baugruppenproduktion



Ihr Referent

Arnold Wiemers

Seit 1980 selbstständig als Softwareentwickler für die Kalkulation, die Fertigungsabläufe und Fertigungsleitsteuerung von Leiterplatten.

Ab 1983 angestellter Geschäftsführer für den Fachbereich CAD der ILFA GmbH, Aufbau der CAM in den 1990er Jahren und ab 2000 Technologieberatung für komplexe Leiterplatten.

Seit 2009 Inhaber und Technischer Direktor der LA-LeiterplattenAkademie GmbH.



Fachseminare zur Leiterplatten- und Baugruppentechnologie.

Mitarbeit am Schulungskonzept der entsprechenden Fachverbände.

Vom IPC zertifizierter CID, CID+, CIS 6012, Tutor und Trainer. ZED.

Aktives Mitglied im AK-Design des ZVEI.

Förderung der Ausbildung an Berufs-, Fach- und Hochschulen.

© *Alle Rechte an den Unterlagen liegen beim Autor Arnold Wiemers. Eine Vervielfältigung gleich welcher Art, auch auszugsweise, ist ohne schriftliche Genehmigung der LA - LeiterplattenAkademie GmbH nicht zulässig. Alle Angaben in diesen Unterlagen sind ohne Gewähr.*

Kontakt

LA - LeiterplattenAkademie GmbH
Krefelder Straße 18
D-10555 Berlin

www.leiterplattenakademie.de

Geschäftsleitung

Kathrin Fechner

Telefon 030 / 34 35 18 99
Telefax 030 / 34 35 19 02

eMail
info@leiterplattenakademie.de

Technischer Direktor

Arnold Wiemers

Telefon 0171 / 358 3712
Telefax 0531 / 126441

eMail
awi@leiterplattenakademie.de